

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-203861

(43)Date of publication of application : 19.07.2002

(51)Int.Cl.

H01L 21/336
G02F 1/1368
G09F 9/30
G09F 9/35
H01L 21/20
H01L 29/786
H05B 33/10
H05B 33/14

(21)Application number : 2001-221823

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 23.07.2001

(72)Inventor : NISHITANI TERU
YAMAMOTO MUTSUMI
TAKETOMI YOSHINAO

(30)Priority

Priority number : 2000222275
2000322301

Priority date : 24.07.2000
23.10.2000

Priority country : JP

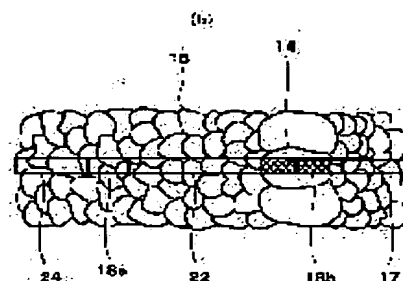
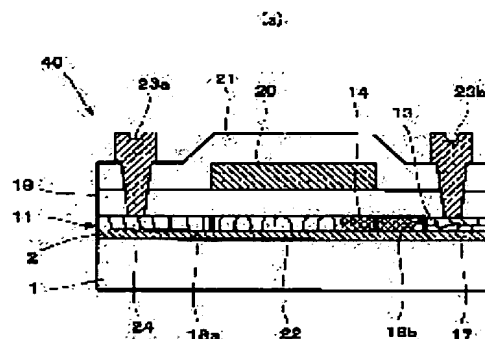
JP

(54) SEMICONDUCTOR DEVICE, LIQUID CRYSTAL DISPLAY UNIT, EL DISPLAY UNIT, MANUFACTURING METHOD OF SEMICONDUCTOR THIN FILM AND MANUFACTURING METHOD OF THE SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor device having high characteristic and high reliability.

SOLUTION: The semiconductor device is provided with a thin film transistor (40) having a multi-crystal semiconductor layer (11), and has low-concentration impurity areas (18a, 18b) which are positioned among a channel area (22) and high concentration impurity areas (24, 17) positioned on both the sides of the channel area (22) in the semiconductor layer (11) and in which impurity concentration is lower than the high concentration impurity area (24, 17). The particulate diameter of a crystal (14) in which at least a part exists in the low concentration impurity area (18b) is larger than that of the other crystal (15).



LEGAL STATUS

[Date of request for examination]

10.08.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3448685

[Date of registration] 11.07.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-203861

(P2002-203861A)

(43) 公開日 平成14年7月19日 (2002.7.19)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード (参考)
H 0 1 L 21/336		G 0 2 F 1/1368	2 H 0 9 2
G 0 2 F 1/1368		G 0 9 F 9/30	3 3 8 3 K 0 0 7
G 0 9 F 9/30	3 3 8		3 6 5 Z 5 C 0 9 4
	3 6 5	9/35	5 F 0 5 2
9/35		H 0 1 L 21/20	5 F 1 1 0
審査請求 有 請求項の数38 O L (全 29 頁) 最終頁に続く			

(21) 出願番号 特願2001-221823(P2001-221823)

(22) 出願日 平成13年7月23日 (2001.7.23)

(31) 優先権主張番号 特願2000-222275(P2000-222275)

(32) 優先日 平成12年7月24日 (2000.7.24)

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願2000-322301(P2000-322301)

(32) 優先日 平成12年10月23日 (2000.10.23)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 西谷 輝

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 山本 睦

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100065215

弁理士 三枝 英二 (外8名)

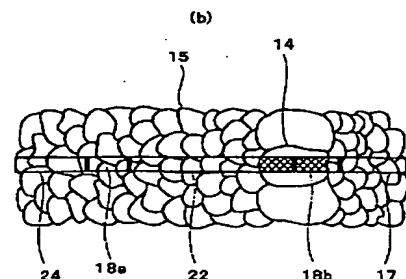
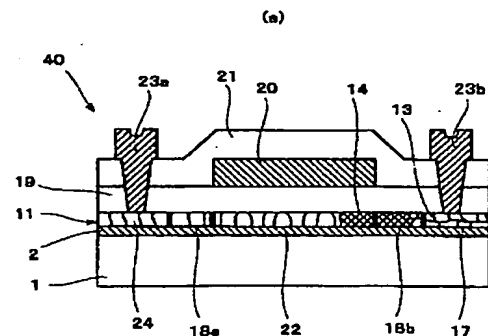
最終頁に続く

(54) 【発明の名称】 半導体装置、液晶表示装置、E L表示装置、半導体薄膜の製造方法および半導体装置の製造方法

(57) 【要約】

【課題】 高特性でかつ高信頼性を有する半導体装置を提供する。

【解決手段】 多結晶の半導体層 (11) を有する薄膜トランジスタ (40) を備えており、半導体層 (11) 内に、チャネル領域 (22) と、チャネル領域 (22) の両側に位置する高濃度不純物領域 (24, 17) と、チャネル領域 (22) 及び高濃度不純物領域 (24, 17) 間に位置し高濃度不純物領域 (24, 17) よりも不純物濃度が低い低濃度不純物領域 (18a, 18b) とを有し、低濃度不純物領域 (18b) に少なくとも一部が存在する結晶 (14) の粒径が、他の結晶 (15) の粒径よりも大きいことを特徴とする半導体装置である。



【特許請求の範囲】

【請求項1】 多結晶の半導体層を有する薄膜トランジスタを備えており、前記半導体層内に、チャネル領域と、該チャネル領域の両側に位置する高濃度不純物領域と、前記チャネル領域及び高濃度不純物領域間に位置し前記高濃度不純物領域よりも不純物濃度が低い低濃度不純物領域又は不純物を含まないオフセット領域とを有し、前記低濃度不純物領域又はオフセット領域に少なくとも一部が存在する結晶のいずれかの粒径が、他の結晶の粒径よりも大きいことを特徴とする半導体装置。

【請求項2】 前記他の結晶は、前記チャネル領域に存在する結晶であることを特徴とする請求項1に記載の半導体装置。

【請求項3】 前記チャネル領域と前記低濃度不純物領域又はオフセット領域との境界の少なくとも一方から、該境界を含んで前記低濃度不純物領域又はオフセット領域側0.5 μm 以内の領域に少なくとも一部が存在する結晶のいずれかの粒径が、他の結晶の粒径よりも大きいことを特徴とする請求項1に記載の半導体装置。

【請求項4】 前記他の結晶は、前記チャネル領域に存在する結晶であることを特徴とする請求項3に記載の半導体装置。

【請求項5】 多結晶の半導体層を有する薄膜トランジスタを備えており、前記半導体層内に、チャネル領域と、該チャネル領域の両側に位置する高濃度不純物領域と、前記チャネル領域及び高濃度不純物領域間に位置し前記高濃度不純物領域よりも不純物濃度が低い低濃度不純物領域又は不純物を含まないオフセット領域とを有し、前記チャネル領域と前記低濃度不純物領域又はオフセット領域との境界の少なくとも一方から、該境界を含んで前記低濃度不純物領域又はオフセット領域側0.3 μm 以内に、結晶粒界が存在しないことを特徴とする半導体装置。

【請求項6】 更に、前記チャネル領域と前記低濃度不純物領域又はオフセット領域との前記境界から前記チャネル領域側0.3 μm 以内に、結晶粒界が存在しないことを特徴とする請求項5に記載の半導体装置。

【請求項7】 多結晶の半導体層を有する薄膜トランジスタを備えており、前記半導体層内に、チャネル領域と、該チャネル領域の両側に位置する高濃度不純物領域と、前記チャネル領域及び高濃度不純物領域間に位置し前記高濃度不純物領域よりも不純物濃度が低い低濃度不純物領域又は不純物を含まないオフセット領域とを有し、少なくとも一方側の前記低濃度不純物領域又はオフセット領域に、結晶粒界が存在しないことを特徴とする半導体装置。

【請求項8】 更に、前記チャネル領域に、結晶粒界が存在しないことを特徴とする請求項7に記載の半導体装置。

【請求項9】 更に、前記低濃度不純物領域又はオフセ

ット領域に隣接する前記高濃度不純物領域に、結晶粒界が存在しないことを特徴とする請求項8に記載の半導体装置。

【請求項10】 共通する機能を有する複数の薄膜トランジスタを含んでおり、該薄膜トランジスタの個数の50%以上が、請求項1又は5に記載された薄膜トランジスタであることを特徴とする半導体装置。

【請求項11】 基板と前記半導体層との間に絶縁性を有する下地膜が形成されており、前記下地膜は、平均孔径が0.01~2 μm の多孔質層を含むことを特徴とする請求項1に記載の半導体装置。

【請求項12】 基板と前記半導体層との間に絶縁性を有する下地膜が形成されており、前記下地膜は、平均孔径が0.01~2 μm の多孔質層、及び、該多孔質層上に形成された該多孔質層よりも緻密な層を含むことを特徴とする請求項1に記載の半導体装置。

【請求項13】 前記薄膜トランジスタは、前記半導体層よりも熱伝導率の高い物質からなる所定形状のパターンの近傍に形成されていることを特徴とする請求項1に記載の半導体装置。

【請求項14】 前記パターンは、基板と前記半導体層との間に形成されている請求項13に記載の半導体装置。

【請求項15】 前記パターンは、基板と前記半導体層との間に形成された絶縁性を有する下地膜によって覆われていることを特徴とする請求項14に記載の半導体装置。

【請求項16】 前記下地膜は、上側下地膜と下側下地膜とから構成され、前記パターンは、前記上側下地膜と前記下側下地膜との間に配置されていることを特徴とする請求項15に記載の半導体装置。

【請求項17】 前記上側下地膜の厚みが、前記下側下地膜の厚みよりも薄いことを特徴とする請求項16に記載の半導体装置。

【請求項18】 前記薄膜トランジスタは、多結晶の半導体薄膜からなる半導体層と、非晶質の半導体薄膜からなる所定形状のパターンとを有することを特徴とする請求項1に記載の半導体装置。

【請求項19】 請求項1に記載の半導体装置を介して電圧が供給されることにより動作する画素を有することを特徴とする液晶表示装置。

【請求項20】 請求項1に記載の半導体装置を介して電圧が供給されることにより動作する画素を有することを特徴とするEL表示装置。

【請求項21】 基板上に形成した非晶質又は多結晶の半導体薄膜上の一部に、該半導体薄膜よりも熱伝導率の高い物質からなる放熱層を形成する工程と、前記半導体薄膜に強光またはレーザ光を照射して結晶化させる工程とを含むことを特徴とする半導体薄膜の製造方法。

【請求項22】 前記放熱層を形成する工程は、前記半

導体薄膜上に該半導体薄膜よりも熱伝導率の高い物質の膜を形成する工程と、前記熱伝導率の高い物質の膜にフォトリソグラフィによってレジストマスクを形成する工程と、前記熱伝導率の高い物質の膜が前記レジストマスクで覆われていない部分をエッチング除去する工程と、前記レジストマスクを剥離する工程とを含むことを特徴とする請求項21に記載の半導体薄膜の製造方法。

【請求項23】 前記放熱層を形成する工程は、フォトリソグラフィによってレジストパターンを形成する工程と、前記半導体薄膜よりも熱伝導率の高い物質の膜を形成する工程と、前記レジストパターンを、前記熱伝導率の高い物質と共にリフトオフする工程とを含むことを特徴とする請求項21に記載の半導体薄膜の製造方法。

【請求項24】 前記放熱層を形成する工程は、開口を有するマスクを用いて、蒸着又はスパッタにより前記半導体薄膜よりも熱伝導率の高い物質を成膜する工程を含むことを特徴とする請求項21に記載の半導体薄膜の製造方法。

【請求項25】 前記強光又はレーザ光は、基板と光源との位置関係を固定した状態で、基板上の所定範囲に対して1パルス又は複数パルスの照射によって与えられることを特徴とする請求項21に記載の半導体薄膜の製造方法。

【請求項26】 基板上の一部に放熱層を形成する工程と、前記基板及び放熱層上に絶縁性を有する下地膜を形成する工程と、前記下地膜上に非晶質又は多結晶の半導体薄膜を形成する工程と、前記半導体薄膜に強光またはレーザ光を照射して結晶化させる工程とを備え、前記放熱層は、前記半導体薄膜よりも熱伝導率の高い物質からなることを特徴とする半導体薄膜の製造方法。

【請求項27】 基板上に形成した非晶質又は多結晶の半導体薄膜に、露光マスクを介して強光またはレーザ光を照射して結晶化させる工程を備え、前記露光マスクは、表裏面の少なくとも一部に曲面が形成されたレンズ部を有し、前記半導体薄膜に照射される光量に傾斜的な分布を生じさせることを特徴とする半導体薄膜の製造方法。

【請求項28】 前記レンズ部は平面視帯状又は円状に形成されており、前記分布が、前記帯状の長手方向又は前記円状の径方向に沿って生じることを特徴とする請求項27に記載の半導体薄膜の製造方法。

【請求項29】 前記レンズ部の曲面は、前記露光マスクの表裏面の少なくとも一部を窪ませることによって形成されていることを特徴とする請求項27に記載の半導体薄膜の製造方法。

【請求項30】 基板上に形成した非晶質又は多結晶の半導体薄膜に、露光マスクを介して強光またはレーザ光を照射して結晶化させる工程を備え、前記露光マスクは、照射光に位相分布を与えることにより、前記半導体薄膜に照射される光量に傾斜的な分布を生じさせること

を特徴とする半導体薄膜の製造方法。

【請求項31】 前記露光マスクは、部分的に厚みが異なる光透過性部材からなり、前記厚みの違いによって、前記照射光に位相分布を与えることを特徴とする請求項30に半導体薄膜の製造方法。

【請求項32】 基板上に形成した非晶質又は多結晶の半導体薄膜に、露光マスクを介して強光またはレーザ光を照射して結晶化させる工程を備え、前記露光マスクは、複数の開口部を有する遮光性部材からなり、複数の前記開口部により、前記半導体薄膜に照射される光量に傾斜的な分布を生じさせることを特徴とする半導体薄膜の製造方法。

【請求項33】 複数の前記開口部は、単位面積あたりの開口率が、帯状領域の長手方向に沿って段階的又は連続的に変化するように配置されており、前記分布が前記長手方向に沿って生じることを特徴とする請求項32に半導体薄膜の製造方法。

【請求項34】 複数の前記開口部は、単位面積あたりの開口率が、円状領域の中心から周辺に向けて径方向に段階的又は連続的に増加するように配置されており、前記分布が前記径方向に沿って生じることを特徴とする請求項32に記載の半導体薄膜の製造方法。

【請求項35】 基板上に形成した非晶質又は多結晶の半導体薄膜上の一部に、該半導体薄膜よりも熱伝導率の高い物質からなる放熱層、及び、アライメントキーを形成する工程と、前記半導体薄膜に強光またはレーザ光を照射して結晶化させる工程と、前記半導体薄膜上にゲート電極膜を形成する工程とを含み、前記アライメントキーは、少なくとも、前記ゲート電極膜の一部をエッチングしてゲート電極のパターンを所定位置に形成するためのフォト工程において用いられることを特徴とする半導体装置の製造方法。

【請求項36】 基板上の一部にアライメントキーを形成する工程と、前記基板及びアライメントキー上に非晶質又は多結晶の半導体薄膜を形成する工程と、前記半導体薄膜に強光またはレーザ光を照射して結晶化させる工程と、前記半導体薄膜上にゲート電極膜を形成する工程とを含み、前記アライメントキーは、前記半導体薄膜よりも熱伝導率の高い物質からなり、少なくとも、前記ゲート電極膜の一部をエッチングしてゲート電極のパターンを所定位置に形成するためのフォト工程において用いられることを特徴とする半導体装置の製造方法。

【請求項37】 基板上に形成した非晶質の半導体薄膜に、露光マスクを介して強光またはレーザ光を照射することにより、光量分布が生じた状態で結晶化させると共にアライメントキーを形成する工程と、前記半導体薄膜上にゲート電極膜を形成する工程とを含み、前記アライメントキーは、前記露光マスクが透過光の一部を遮断することにより半導体薄膜に生じる多結晶シリコン領域と非晶質シリコン領域との色の相違によって形成され、少

なくとも、前記ゲート電極膜の一部をエッチングしてゲート電極のパターンを所定位置に形成するためのフォト工程において用いられることを特徴とする半導体装置の製造方法。

【請求項38】 基板上の一部にゲート電極及びアライメントキーを形成する工程と、前記ゲート電極及びアライメントキー上に非晶質又は多結晶の半導体薄膜を形成する工程と、前記アライメントキーを用いて、前記半導体薄膜よりも熱伝導率の高い物質からなる放熱層を前記半導体薄膜上の所定位置に形成する工程と、前記半導体薄膜に強光またはレーザー光を照射して結晶化させる工程とを含むことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置、液晶表示装置、EL表示装置、半導体薄膜の製造方法および半導体装置の製造方法に関する。

【0002】

【従来の技術】薄膜トランジスタ（以下、「TFT」ともいう。）の半導体層を形成する半導体薄膜の製造方法として、ガラス等の基板に成膜された非晶質半導体膜又は微小結晶半導体膜に対してレーザー光を照射し、結晶化させることにより、多結晶半導体膜を得るレーザーアニール法が一般に知られている。通常、これを結晶化工程と呼ぶ。

【0003】結晶化工程で使用されるレーザーの光源として、アルゴンレーザー、KrFおよびXeClエキシマレーザーが一般に使用されている。主に半導体としてSiを用いる点、及び、基板として用いられるガラスの融点以下の温度でプロセスが構成される点から、上記の製造方法で作製するTFTを一般に低温ポリSi-TFTと呼ぶ。

【0004】これまでのTFT液晶表示装置では、非晶質Siを半導体層とするTFTが一般的であり、画素を駆動するための回路部分は画面周辺にICチップを取りつける方式が採用されている。これに対し、上記低温ポリSi-TFTを採用することにより、ガラス基板上に形成されたTFTを用いて、駆動回路まで作製することができる。即ち、通常額縁と呼ばれる液晶表示装置のパネルの外周部分で、画面がない部分を小さくすることや、より高精細なドットピッチの液晶表示装置を作製することができる。また、高特性の低温ポリSi-TFTを用いることにより、ガラス基板上に各種の半導体回路を形成する、いわゆるシステムオンパネル（SOP）が可能となる。更に、低温ポリSi-TFTを用いて、EL表示素子をスイッチングすることにより、EL表示装置を作製することができる。

【0005】

【発明が解決しようとする課題】しかし、上記低温ポリSi-TFTは、以下の問題点がある。

（1）作製される多結晶シリコン薄膜の結晶粒径が小さいことから、電子の移動度が小さいので、TFTを製造した場合におけるレスポンス性能などの特性に劣化を生じる。

（2）TFTとして、低濃度不純物領域（以下、「LD領域」ともいう。）又はオフセット領域とチャネル領域との境界又はその近傍にシリコン結晶の粒界が多いと、粒界付近に結晶欠陥やダングリングボンドが多く存在するため、TFTを長時間または多数回スイッチング動作をさせた場合に劣化を生じ、信頼性が低下する。

（3）TFT又は表示装置を製造する際に、シリコン薄膜の結晶とTFTパターンとの位置関係を定める手段がないため、TFTに対するシリコン結晶の粒界の位置が定まらず、TFTを製造した場合の特性にバラツキを生じる。

【0006】本発明は、大粒径の結晶を有する多結晶半導体薄膜の提供を主な目的とする。更に、高特性でかつ高信頼性を有する半導体装置の提供を主な目的とする。

【0007】

【課題を解決するための手段】（半導体薄膜の製造方法）上記目的を達成するために、本発明の半導体薄膜の製造方法は、基板上に形成した非晶質又は多結晶の半導体薄膜の一部に、該半導体薄膜よりも熱伝導率の高い物質からなる放熱層を形成する工程と、前記半導体薄膜に強光またはレーザー光を照射して結晶化させる工程とを含むことを特徴とする。

【0008】この半導体薄膜の製造方法によれば、フラッシュランプのような強光又はレーザー光の照射により半導体薄膜を溶融させると、放熱層が形成されている部分の近傍は放熱層によって放熱されることにより、急激に冷却される。この冷却速度は、放熱層から遠ざかるにつれて、しだいに遅くなる。この結果、半導体薄膜には冷却時に温度勾配を生じるので、この温度勾配、即ち、放熱層の近傍から遠ざかる方向に沿って結晶が成長し、粒径の大きい結晶が得られる。この半導体薄膜を用いてTFTを製造すると、結晶粒径が従来に比べて大きいために移動度が向上し、性能の劣化が低減される。

【0009】前記放熱層を形成する工程としては、具体的には次に示す方法を好ましく例示することができる。

【0010】前記半導体薄膜上に該半導体薄膜よりも熱伝導率の高い物質の膜を形成する工程と、前記熱伝導率の高い物質の膜にフォトリソグラフィによってレジストマスクを形成する工程と、前記熱伝導率の高い物質の膜が前記レジストマスクで覆われていない部分をエッチング除去する工程と、前記レジストマスクを剥離する工程

・フォトリソグラフィによってレジストパターンを形成する工程と、前記半導体薄膜よりも熱伝導率の高い物質の膜を形成する工程と、前記レジストパターンを、前記熱伝導率の高い物質と共にリフトオフする工程

開口を有するマスクを用いて、蒸着又はスパッタにより前記半導体薄膜よりも熱伝導率の高い物質を成膜する工程これらのいずれによっても、放熱層を容易に形成することができ、生産性を向上させることができる。

【0011】前記放熱層の位置は、半導体薄膜に接した状態で形成することができ、半導体薄膜の上方又は下方のいずれであっても良い。

【0012】また、本発明の他の半導体薄膜の製造方法は、前記強光又はレーザ光が、基板と光源との位置関係を固定した状態で、基板上の所定範囲に対して1パルス又は複数パルスの照射によって与えられることを特徴とする。

【0013】基板又は光源を所定のピッチで移動させながらパルス照射する走査照射の場合には、各照射位置に対応して結晶が成長するので、走査方向にはピッチ幅以上の粒径を有する結晶は形成されない。これに対し、基板と光源との位置関係を固定した状態でパルス照射することにより、走査ピッチ幅の制約を受けず、大粒径の結晶を形成することができる。特に、基板上の所定範囲に対して複数パルスを照射することにより、パルス毎の照射強度のばらつきが平均化され、半導体薄膜の結晶粒径や膜質が均一化されるので、TF Tを製造した場合の特性のばらつきが減少する。

【0014】但し、前記強光又はレーザ光は、パルスレーザ装置により、基板と光源との位置関係を所定のピッチで相対的に変化させながら、基板上の所定範囲に対して複数パルス照射する走査照射によって与えることも可能である。

【0015】また、本発明の更に他の半導体薄膜の製造方法は、基板上の一部に放熱層を形成する工程と、前記基板上に非晶質又は多結晶の半導体薄膜を形成する工程と、前記半導体薄膜に強光またはレーザ光を照射して結晶化させる工程とを備え、前記放熱層は、前記半導体薄膜よりも熱伝導率の高い物質からなることを特徴とする。

【0016】この半導体薄膜の製造方法によれば、放熱層を形成した後に半導体薄膜を形成することにより、半導体薄膜よりも下方に放熱層が形成されるので、この半導体薄膜を用いてTF Tを製造する場合に放熱層の除去が不要である。また、放熱層を除去しなくて良いことから、TF Tの製造工程において、この放熱層をアライメントキーとしても使用することができる。半導体薄膜よりも下方に放熱層を形成する工程としては、以下のものを例示することができる。

【0017】・基板上に放熱層を形成する工程と、この基板上に絶縁性を有する下地膜を形成し、前記放熱層を前記下地膜で覆う工程と、前記下地膜に非晶質又は多結晶の半導体薄膜を形成する工程・基板上に絶縁性を有する下地膜を形成する工程と、前記下地膜に前記放熱層を形成する工程と、前記下地膜上に絶縁性を有する他の下

地膜を形成し、前記放熱層を前記他の下地膜で覆う工程と、前記他の下地膜に非晶質又は多結晶の半導体薄膜を形成する工程

【0018】また、本発明の更に他の半導体薄膜の製造方法は、基板上に形成した非晶質又は多結晶の半導体薄膜に、露光マスクを介して強光またはレーザ光を照射して結晶化させる工程を備え、前記露光マスクは、表裏面の少なくとも一部に曲面が形成されたレンズ部を有し、前記半導体薄膜に照射される光量に傾斜的な分布を生じさせることを特徴とする。

【0019】この半導体薄膜の製造方法によれば、強光またはレーザ光が前記露光マスクのレンズ部を透過することにより、半導体薄膜に照射される光量に傾斜的な分布を生じるので、光量分布に応じて半導体薄膜に温度分布が生じる。これにより、溶融した半導体薄膜は、温度が最も低い部分、即ち、照射光量が最も少なかった部分から固化、結晶化が開始する。そして、傾斜的な温度勾配に沿って、照射光量が多かった部分に向けて結晶が成長し、粒径の大きい結晶が得られる。この半導体薄膜を用いてTF Tを製造すると、結晶粒径が従来に比べて大きいために移動度が向上し、性能の劣化が低減される。

【0020】前記光量分布を生じさせる方法としては、具体的には次に示すものを好ましく例示することができる。

【0021】・前記レンズ部が平面視帯状又は円状に形成された露光マスクを用い、前記帯状の長手方向又は円状の径方向に沿って光量分布を生じさせるレンズ部が平面視帯状の場合には、帯状の長手方向に沿って、光量が弱の部分から強の部分に向けて結晶が成長する。また、レンズ部が平面視円状の場合には、レンズ部の中心近傍から外周に向かう方向に光量が弱から強となるようにすることで、中心部から周辺部に向けて結晶が成長する。レンズ部が平面視円状であれば、結晶化が開始する位置が点として明確であるので、大粒径結晶の形成位置を高精度に制御することができるという利点がある。平面視円状のレンズ部の具体例としては、露光マスクの下面に形成された凹部の内壁面が略球面状である凹レンズを挙げることができる。

【0022】前記レンズ部の曲面は、前記露光マスクの表裏面の少なくとも一部を窪ませることによって形成されていることが好ましいが、逆に、レンズ部を凸状として、露光マスクの他の部分よりもレンズ部を肉厚に形成することもできる。

【0023】また、本発明の更に他の半導体薄膜の製造方法は、基板上に形成した非晶質又は多結晶の半導体薄膜に、露光マスクを介して強光またはレーザ光を照射して結晶化させる工程を備え、前記露光マスクは、照射光に位相分布を与えることにより、前記半導体薄膜に照射される光量に傾斜的な分布を生じさせることを特徴とする。

【0024】この半導体薄膜の製造方法によれば、位相分布によって生じる光の干渉により、半導体薄膜に照射される光量に傾斜的な分布を生じるので、光量分布に応じて半導体薄膜に温度分布が生じる。これにより、溶融した半導体薄膜は、温度が最も低い部分、即ち、照射光量が最も少なかった部分から固化、結晶化を開始する。そして、傾斜的な温度勾配に沿って、照射光量が多かった部分に向けて結晶が成長し、粒径の大きい結晶が得られる。この半導体薄膜を用いてTFTを製造すると、結晶粒径が従来に比べて大きいために移動度が向上し、性能の劣化が低減される。

【0025】前記位相分布を生じさせる方法としては、具体的には次に示すものを好ましく例示することができ、これによって、光量分布を容易に与えることができる。

【0026】部分的に厚みが異なる光透過性部材からなる露光マスクを用い、この厚み分布によって前記照射光に位相分布を与える

例えば、露光マスクの下面に内壁面が円筒状の凹部を形成することにより段差を設けることで、透過光に位相分布を与えることができる。また、このように凹部を平面視円状に形成する場合には、結晶化が開始する位置が点として明確であるので、大粒径結晶の形成位置を高精度に制御することができるという利点がある。

【0027】また、本発明の更に他の半導体薄膜の製造方法は、基板上に形成した非晶質又は多結晶の半導体薄膜に、露光マスクを介して強光またはレーザ光を照射して結晶化させる工程を備え、前記露光マスクは、複数の開口部を有する遮光性部材からなり、複数の前記開口部により、前記半導体薄膜に照射される光量に傾斜的な分布を生じさせることを特徴とする。

【0028】この半導体薄膜の製造方法によれば、各開口部の大きさ、形状、配置などを適宜定めることにより、半導体薄膜に照射される光量に傾斜的な分布を生じるので、光量分布に応じて半導体薄膜に温度分布が生じる。これにより、溶融した半導体薄膜は、温度が最も低い部分、即ち、照射光量が最も少なかった部分から固化、結晶化を開始する。そして、傾斜的な温度勾配に沿って、照射光量が多かった部分に向けて結晶が成長し、粒径の大きい結晶が得られる。この半導体薄膜を用いてTFTを製造すると、結晶粒径が従来に比べて大きいために移動度が向上し、性能の劣化が低減される。

【0029】前記光量分布を生じさせる方法としては、具体的には次に示すものを好ましく例示することができる。

【0030】単位面積あたりの開口率が、帯状領域の長手方向に沿って段階的又は連続的に変化するように複数の前記開口部が配置された露光マスクを用い、前記光量分布を前記長手方向に沿って生じさせる

単位面積あたりの開口率が、円状領域の中心から周辺

に向けて径方向に段階的又は連続的に増加するように複数の前記開口部が配置された露光マスクを用い、前記光量分布を前記径方向に沿って生じさせる

単位面積あたりの開口率を帯状領域の長手方向に沿って変化させる場合には、この長手方向に沿って光量が弱の部分から強の部分に向けて結晶が成長する。また、単位面積あたりの開口率を円状領域の中心から周辺に向けて径方向に増加させる場合には、円状領域の中心から周辺に向けて結晶が成長する。この光量分布の変化を傾斜的にすることにより、結晶の粒径が大きくなる。後者の場合には、結晶化を開始する位置が点として明確であるので、大粒径結晶の形成位置を高精度に制御することができるという利点がある。

【0031】また、半導体薄膜の製造方法においては、基板上に多孔質の絶縁膜を形成した後に、半導体薄膜を形成しても良く、これによって、より大きな粒径を有する結晶を得ることができる。

【0032】(半導体装置の製造方法) 上記目的を達成するために、本発明の半導体装置の製造方法は、基板上に形成した非晶質又は多結晶の半導体薄膜上の一部に、該半導体薄膜よりも熱伝導率の高い物質からなる放熱層、及び、アライメントキーを形成する工程と、前記半導体薄膜に強光またはレーザ光を照射して結晶化させる工程と、前記半導体薄膜上にゲート電極膜を形成する工程とを含み、前記アライメントキーは、少なくとも、前記ゲート電極膜の一部をエッチングしてゲート電極のパターンを所定位置に形成するためのフォト工程において用いられることを特徴とする

【0033】この半導体装置の製造方法によれば、強光又はレーザ光の照射により半導体薄膜を溶融させると、放熱層が形成されている部分の近傍は放熱層によって放熱されることにより、急激に冷却される。この冷却速度は、放熱層から遠ざかるにつれて、しだいに遅くなる。この結果、半導体薄膜には冷却時に温度勾配を生じるので、この温度勾配、即ち、放熱層の近傍から遠ざかる方向に沿って結晶が成長し、粒径の大きい結晶が得られる。

【0034】この半導体薄膜を用いてTFTを製造すると、結晶粒径が従来に比べて大きいために、結晶粒界に主に存在する欠陥が減少するか又は無くなり、移動度をはじめとするTFTの特性が向上するので、高特性で且つ高信頼性を有する半導体装置を得ることができる。放熱層を形成する具体的な方法は、上記半導体薄膜の製造方法を参照すればよい。

【0035】更に、半導体薄膜には、アライメントキーが形成されるため、このアライメントキーを用いてゲート電極を形成することができ、大粒径結晶に対してTFTを所望の位置に形成することができる。

【0036】従来は、半導体薄膜に大粒径結晶が形成されても、この結晶に合わせてTFTを形成する手段がな

かったため、LDD領域又はオフセット領域やチャネル領域において、結晶粒界の有無や粒界数の変動を生じており、TFTの特性にばらつきを生じさせていた。しかし、この半導体装置の製造方法によれば、結晶粒界の位置を避けて、大粒径結晶の位置にTFT又はTFT構造の一部を形成することができるので、上記問題を軽減することができる。

【0037】このアライメントキーの形成は、放熱層の形成と同一の工程で同時に行うことが好ましい。

【0038】また、本発明の他の半導体装置の製造方法は、基板上の一部にアライメントキーを形成する工程と、前記基板及びアライメントキー上に非晶質又は多結晶の半導体薄膜を形成する工程と、前記半導体薄膜に強光またはレーザ光を照射して結晶化させる工程と、前記半導体薄膜上にゲート電極膜を形成する工程とを含み、前記アライメントキーは、前記半導体薄膜よりも熱伝導率の高い物質からなり、少なくとも、前記ゲート電極膜の一部をエッチングしてゲート電極のパターンを所定位置に形成するためのフォト工程において用いられることを特徴とする。

【0039】この半導体装置の製造方法によれば、上述したようにTFTの特性が向上し、高特性で且つ高信頼性を有する半導体装置が得られるだけでなく、アライメントキーが放熱層としても機能するので、生産性の向上を図ることができる。

【0040】また、本発明の更に他の半導体装置の製造方法は、基板上に形成した非晶質の半導体薄膜に、露光マスクを介して強光またはレーザ光を照射することにより、光量分布が生じた状態で結晶化させると共にアライメントキーを形成する工程と、前記半導体薄膜上にゲート電極膜を形成する工程とを含み、前記アライメントキーは、前記露光マスクが透過光の一部を遮断することにより半導体薄膜に生じる多結晶シリコン領域と非晶質シリコン領域との色の相違によって形成され、少なくとも、前記ゲート電極膜の一部をエッチングしてゲート電極のパターンを所定位置に形成するためのフォト工程において用いられることを特徴とする。

【0041】この半導体装置の製造方法によれば、半導体薄膜に照射される光量に分布を生じさせることにより、光量分布に応じて半導体薄膜に温度分布が生じる。これにより、溶融した半導体薄膜は、温度が最も低い部分、即ち、照射光量が最も少なかった部分から固化、結晶化が開始する。そして、照射光量が多かった部分に向けて結晶が成長し、粒径の大きい結晶が得られる。この半導体薄膜を用いてTFTを製造すると、結晶粒径が従来に比べて大きいために、結晶粒界に主に存在する欠陥が減少するか又は無くなり、移動度をはじめとするTFTの特性が向上するので、高特性で且つ高信頼性を有する半導体装置を得ることができる。前記光量分布を生じさせる方法は、上記半導体薄膜の製造方法を参照すれば

よい。

【0042】更に、半導体薄膜には、アライメントキーが形成されるため、このアライメントキーを用いてゲート電極を形成することができ、大粒径結晶に対してTFTを所望の位置に形成することができる。したがって、大粒径結晶の位置にTFT又はTFT構造の一部を形成することができるので、従来生じていたTFT特性のばらつきの問題を軽減することができる。

【0043】アライメントキーは、露光マスクに形成したキーパターンに対応する半導体薄膜の領域を照射して多結晶領域とし、その周囲の照射光を露光マスクで遮断することにより非晶質領域とすることで、形成することができる。或いは、キーパターンに対応する部分のみを非照射部分として非晶質領域を形成し、その周囲が照射されて多結晶領域が形成されるように、露光マスクを形成することも可能である。非晶質領域及び多結晶領域は、半導体薄膜の同一の層に形成されていることが好ましい。

【0044】また、本発明の更に他の半導体装置の製造方法は、基板上の一部にゲート電極及びアライメントキーを形成する工程と、前記ゲート電極及びアライメントキー上に非晶質又は多結晶の半導体薄膜を形成する工程と、前記アライメントキーを用いて、前記半導体薄膜よりも熱伝導率の高い物質からなる放熱層を前記半導体薄膜上の所定位置に形成する工程と、前記半導体薄膜に強光またはレーザ光を照射して結晶化させる工程とを含むことを特徴とする。

【0045】この半導体装置の製造方法によれば、アライメントキーを用いて放熱層を形成することにより、ゲート電極の位置に合わせて大粒径結晶を形成することができるので、大粒径結晶とTFTとの位置合わせを精度良く行うことができる。したがって、上述したようにTFTの特性が向上し、高特性で且つ高信頼性を有する半導体装置が得られる。

【0046】(半導体装置)上記目的を達成するために、本発明の半導体装置は、多結晶の半導体層を有する薄膜トランジスタを備えており、前記半導体層内に、チャネル領域と、該チャネル領域の両側に位置する高濃度不純物領域と、前記チャネル領域及び高濃度不純物領域間に位置し前記高濃度不純物領域よりも不純物濃度が低いLDD領域又は不純物を含まないオフセット領域とを有し、前記LDD領域又はオフセット領域に少なくとも一部が存在する結晶のいずれかの粒径が、他の結晶の粒径よりも大きいことを特徴とする。ここで、結晶粒径は、平面視の任意の方向における最長径を測定した値である。

【0047】半導体装置を構成するTFTがオン状態で電流が流れたとき、チャネル領域を高速で移動してきたキャリアは、結晶の欠陥等に衝突して散乱される場合がある。これをホットキャリア現象という。散乱されたキ

キャリアは、近くのSi-Hなどの弱い結合によつかり、結合を切り、Siのダングリングボンドを形成する。ダングリングボンドができると、他のキャリアが捕獲されるため、極端に電気伝導度や移動度が低下し、TFT特性が劣化する。

【0048】結晶の欠陥やSi-Hの結合は、結晶粒界付近に集中して存在し、特に、ドレイン側のLDD領域またはオフセット領域に結晶粒界が多く存在すると、特性の劣化及び信頼性の低下に繋がる。

【0049】そこで、LDD領域又はオフセット領域に少なくとも一部が存在する結晶のいずれかの粒径を他の結晶の粒径よりも大きくすることにより、この領域に存在する結晶粒界を従来に比べて低減するか、或いは、全く無くすることができ、特性及び信頼性を向上させることができる。

【0050】例えば、図30(a)に示すように、LDD領域又はオフセット領域を示す領域Aに結晶の一部が存在する結晶C1の粒径を他の結晶C2の粒径よりも大きくして、結晶粒界Bが領域A内に僅かに存在する場合、或いは、図30(b)に示すように、前記領域Aを全て含む結晶C3の粒径を他の結晶C4よりも大きくして、領域A内に結晶粒界が全く存在しない場合が該当する。

【0051】粒径の比較対象となる他の結晶は、LDD領域又はオフセット領域外に存在するものであることが好ましい。即ち、前記LDD領域又はオフセット領域に少なくとも一部が存在する結晶のいずれかの粒径が、前記LDD領域又はオフセット領域外に全体が存在する他の結晶（より好ましくは、チャネル領域に存在する他の結晶）のいずれの粒径よりも大きいことが好ましい。

【0052】また、結晶粒界が、特にチャネル領域とドレイン側のLDD領域またはオフセット領域との境界付近に多く存在すると、特性の劣化及び信頼性の低下がより顕著である。したがって、チャネル領域とLDD領域又はオフセット領域との境界の少なくとも一方から、該境界を含んでLDD領域側又はオフセット領域側0.5 μm 以内の領域に少なくとも一部が存在する結晶のいずれかの粒径が、他の結晶の粒径よりも大きいことが好ましい。この領域は、境界を含んでLDD領域側又はオフセット領域側0.4 μm 以内であることが好ましく、0.3 μm 以内であることがより好ましい。

【0053】この場合も、上記領域に少なくとも一部が存在する結晶のいずれかの粒径が、前記LDD領域又はオフセット領域外に全体が存在する他の結晶（より好ましくは、チャネル領域に存在する他の結晶）のいずれの粒径よりも大きいことが好ましい。

【0054】本発明者らが実験を行ったところ、多結晶シリコンの結晶粒径とTFT信頼性との間には、図31に示すような相関関係があることが明らかになった。ここで、TFTを構成するチャネル領域とLDD領域又は

オフセット領域との境界は、結晶粒径の中心に一致させている。また、信頼性は、LDD領域又はオフセット領域を有するTFTのそれぞれについて、ソース・ドレイン間に5Vの電圧をかけ、500kHz 1500時間、ゲート電圧のON/OFFを繰返すことにより、多数回のスイッチング動作での耐性検査を行い、検査前の移動度に対する検査後の移動度の割合で表している。

【0055】同図から明らかなように、結晶粒径が0.6 μm 以上であれば、LDD及びオフセットのいずれの場合においても、信頼性は75%以上であり良好である。チャネル領域とLDD領域又はオフセット領域との境界から結晶粒界が離れるほどTFTの信頼性が良好であり、結晶粒径は、0.8 μm 以上が好ましく、1 μm 以上がより好ましい。

【0056】また、その後の検討により、前記領域境界の両側に位置する結晶粒界のうち、特に、LDD領域又はオフセット領域側の前記領域境界近傍に存在する粒界が信頼性に悪影響を及ぼすことがわかった。即ち、ドレイン側のLDD領域又はオフセット領域における前記領域境界近傍は電界が高いために、この位置に結晶粒界が存在するとホットキャリアが発生し易くなる。また、粒界を起点として半導体層が破壊されるおそれがある。この結果、TFT特性が劣化し、長時間又は多数回スイッチング動作させた場合の信頼性が低下する。

【0057】したがって、前記領域境界の両側に位置する結晶粒界のうち、特に、LDD領域又はオフセット領域側の粒界を前記領域境界から所定距離以上遠ざけることが有効である。この距離は、上記実験においては結晶粒径の半分の距離に相当することから、0.3 μm 以上であることが好ましく、0.4 μm 以上であることがより好ましく、0.5 μm 以上であることが更に好ましい。即ち、チャネル領域とLDD領域又はオフセット領域との境界の少なくとも一方から、該境界を含んでLDD領域又はオフセット領域側0.3 μm 以内に結晶粒界が存在しない構成とすることにより、この付近においてホットキャリア現象を引き起こす欠陥が少なく、たとえホットキャリアが発生しても、Si-Hなどの弱い結合が少ないので、特性劣化の主因となるダングリングボンドが発生せず、更に、欠陥をもとに半導体層を破壊していく現象が起こりにくくなる。この結果、TFT特性の劣化を低減させることができ、信頼性の向上を図ることができる。

【0058】結晶粒界が存在しない前記領域境界は、ドレイン側であれば良い。但し、半導体装置によっては、ドレインとソースとが変換される場合もあり得るので、この場合には、ドレイン側及びソース側の双方の前記領域境界に結晶粒界が存在しないようにすることが好ましい。

【0059】また、上記半導体装置は、更に、チャネル領域とLDD領域又はオフセット領域との前記境界から

チャンネル領域側0.3 μm 以内に、結晶粒界が存在しないことが好ましい。この距離は、0.4 μm 以内であることがより好ましく、0.5 μm 以内であることが更に好ましい。これによって、前記領域境界のLDD領域又はオフセット領域側の所定距離以内だけでなく、チャンネル領域側の所定距離以内にも結晶粒界が存在しないので、移動度が向上し、TFT特性の劣化の低減及び信頼性の向上をより確実に図ることができる。

【0060】また、本発明の他の半導体装置は、多結晶の半導体層を有する薄膜トランジスタを備えており、前記半導体層内に、チャンネル領域と、該チャンネル領域の両側に位置する高濃度不純物領域と、前記チャンネル領域及び高濃度不純物領域間に位置し前記高濃度不純物領域よりも不純物濃度が低いLDD領域又は不純物を含まないオフセット領域とを有し、少なくとも一方側の前記LDD領域又はオフセット領域に、結晶粒界が存在しないことを特徴とする。

【0061】この半導体装置によれば、電界が高い部分を有するドレイン側のLDD領域又はオフセット領域に結晶粒界が存在しないので、ホットキャリアの発生を抑制することができ、TFT特性の劣化の低減及び信頼性の向上を図ることができる。

【0062】更に、前記チャンネル領域に、結晶粒界が存在しないように構成した場合には、移動度が向上し、TFT特性の劣化の低減及び信頼性の向上をより確実に図ることができる。

【0063】更に、前記LDD領域又はオフセット領域に隣接する前記高濃度不純物領域に、結晶粒界が存在しないように構成した場合には、ソース又はドレインの接触抵抗が減少し、実質的にTFTのオン電流が増加するという効果が得られる。

【0064】また、本発明の更に他の半導体装置は、共通する機能を有する複数の薄膜トランジスタを備えており、この薄膜トランジスタ全体の50%以上が、上述した薄膜トランジスタであることを特徴とする（但し、小数点以下は切り捨て）。この割合は、70%以上であることがより好ましく、90%以上であることが更に好ましい。例えば、半導体装置の一例である液晶表示装置やEL表示装置については、各画素の動作を制御するTFTの個数が例えば100個である場合、上述したTFTが50個以上であることが好ましい。

【0065】この半導体装置によれば、複数の薄膜トランジスタのうち、TFT特性の劣化の低減及び信頼性の向上が可能な上記薄膜トランジスタを所定の割合以上備えているので、安定した性能を得ることができる。

【0066】上記各半導体装置は、基板と前記半導体層との間に絶縁性を有する下地膜が形成されていることが好ましく、前記下地膜は、平均孔径が0.01~2 μm の多孔質層を含むことが好ましい。この孔径は、断面SEM・TEMに代表される電子顕微鏡を用いた観察によ

り測定することができる。

【0067】基板と半導体層との間に多孔質層を含む下地膜を形成することにより、半導体層の結晶成長を促進する効果が得られる。しかし、多孔質層の孔径が大きくなると、基板から半導体層への不純物拡散を防止する効果が充分でなく、TFTを長時間又は多数回スイッチング動作をさせた場合にオフからオンへ切り替わるゲート電圧のしきい値(V_t)のシフトを生じる。また、大きな空孔がチャンネル領域やLDD領域との界面に存在すると、TFTが機能せず、歩留まりの悪化を招く。

【0068】以上の観点から、多孔質層の空孔は、平均孔径が0.01~2 μm であることが好ましく、0.05~0.1 μm であることがより好ましい。これによって、半導体層における粒径拡大の効果が得られるだけでなく、TFTの不良率が低下し、更には、TFTを長時間又は多数回スイッチング動作をさせた場合にオフからオンへ切り替わるゲート電圧のしきい値(V_t)のシフトを防止することができる。

【0069】また、前記基板と前記半導体層との間に形成された絶縁性を有する下地膜は、平均孔径が0.01~2 μm の多孔質層、及び、該多孔質層上に形成された該多孔質層よりも緻密な層を含むように構成することも好ましい。

【0070】この半導体装置によれば、下地膜を構成する緻密な層によって、不純物拡散を防止する効果が得られ、TFTの不良率が低下し、TFTを長時間又は多数回スイッチング動作をさせた場合にオフからオンへ切り替わるゲート電圧のしきい値(V_t)のシフトを防止することができる。また、下地膜を構成する多孔質層によって、半導体層の結晶成長を促進する効果が得られる。

【0071】また、本発明の更に他の半導体装置は、薄膜トランジスタが、前記半導体層よりも熱伝導率の高い物質からなる所定形状のパターンの近傍に形成されていることを特徴とする。

【0072】この半導体装置によれば、半導体層よりも熱伝導率の高い物質からなる所定形状のパターンによって、この半導体層に大粒径の結晶を形成することが容易になる。

【0073】前記パターンは、基板と半導体層との間に形成されていることが好ましく、基板と半導体層との間に形成された絶縁性を有する下地膜によって覆われていることがより好ましい。これによって、半導体装置を製造する際に、このパターンをフォトリソ工程におけるアライメントキーとして利用可能であるという効果が生じる。

【0074】下地膜は、第1の下地膜（上側下地膜）と第2の下地膜（下側下地膜）とから構成することができ、第1の下地膜と第2の下地膜との間に前記パターンを形成しても良い。この場合、熱伝導性を良好にしてより大粒径の結晶が得られるように、第1の下地膜の厚みを第2の下地膜の厚みよりも薄くすることが好ましい。

また、前記パターンは、金属膜からなることが好ましく、半導体層のドレイン領域、チャネル領域又はソース領域の近傍に設けることができる。

【0075】パターン周辺の半導体薄膜に、他の部分の結晶よりも粒径の大きい結晶が存在する半導体装置を得ることができる。パターンは、半導体薄膜に接して設けることができる。また、パターン直上又は直下に位置する半導体薄膜の結晶粒径が、パターン周辺の半導体薄膜の結晶粒径よりも小さい半導体装置を得ることができる。

【0076】以上の半導体装置は、例えば、上述した半導体装置の製造方法によって製造することができる。また、例えば、上述した半導体装置の製造方法によって、次に示すような半導体装置を製造することができる。

・基板上に半導体層が形成された薄膜トランジスタを備えており、前記半導体層内に、チャネル領域と、該チャネル領域の両側に位置する高濃度不純物領域と、前記チャネル領域及び高濃度不純物領域間に位置し、前記高濃度不純物領域よりも不純物濃度が低いLDD領域又は不純物を含まないオフセット領域とを有し、チャネル領域とLDD領域又はオフセット領域との境界近傍の結晶粒径が、他の領域の結晶粒径より大きいことを特徴とする半導体装置

・基板上に半導体層が形成された薄膜トランジスタを備えており、前記半導体層内に、チャネル領域と、該チャネル領域の両側に位置する高濃度不純物領域とを有し、チャネル領域と高濃度不純物領域との境界近傍の結晶粒径が、他の領域の結晶粒径より大きいことを特徴とする半導体装置

・基板上に半導体層が形成された薄膜トランジスタを備えており、前記半導体層内に、チャネル領域と、該チャネル領域の両側に位置する高濃度不純物領域と、前記チャネル領域及び高濃度不純物領域間に位置し、前記高濃度不純物領域よりも不純物濃度が低いLDD領域又は不純物を含まないオフセット領域とを有し、ソース領域の結晶粒径とLDD領域又はオフセット領域の結晶粒径とが異なるか、又は、ソース領域の結晶粒径とドレイン領域の結晶粒径とが異なる（例えば、ソース領域の結晶粒径よりもドレイン領域の結晶粒径が小さい）半導体装置

・基板上に半導体層が形成された薄膜トランジスタを備えており、半導体層の1つのチャネル領域内に1本の粒界が存在する半導体装置

また、本発明の更に他の半導体装置は、前記薄膜トランジスタが、多結晶の半導体薄膜からなる半導体層と、非晶質の半導体薄膜からなる所定形状のパターンとを有することを特徴とする。

【0077】この半導体装置によれば、製造する際において、所定形状のパターンをフォトリソ工程におけるアライメントキーとして利用可能であるという効果が生じる。多結晶の半導体薄膜と非晶質の半導体薄膜とは、同一の

層を構成することが好ましい。

【0078】また、上述した各半導体装置は、例えば、複数の薄膜トランジスタを含む半導体装置を介して電圧が供給されることにより、各画素が動作する液晶表示装置やEL表示装置などの表示装置とすることができる。この場合には、画像の点欠陥や線欠陥が現れるまでの寿命を改善することができ、精細度及び画面輝度の一様性を高め、歩留まり及び信頼性を向上させることができる。EL表示装置は、TFTを用いてELの画素及び駆動回路を、上述したTFTを用いて作製し、駆動、表示することが可能であり、無機ELディスプレイおよび有機ELディスプレイの双方を含む。

【0079】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照しながら説明する。

【0080】（実施の形態1）

（半導体薄膜）まず、半導体薄膜の製造方法について説明する。本実施形態及び以下の実施形態における製造方法は、GaAs、Ge、SiGe、SiGeC等の半導体薄膜に関しても同様に行うことができるが、現在一般的に用いられているシリコン（Si）を中心に説明する。

【0081】図1に示すように、基板1上に、基板1からの不純物の拡散を防ぐ目的で、たとえばTEOS-CVD法により膜厚300nmのSiO₂下地膜2を成膜する。なお、この下地膜2の膜厚は300nmに限らず、種々の設定が可能である。基板1として、本実施の形態では、ガラスを使用した。プラスチックやフィルムを使用することも可能である。下地膜2としては、窒化シリコン膜なども使用することができる。SiO₂膜、窒化シリコン膜の膜厚は200nm以上であれば問題ない。膜厚が200nm未満の場合は、ガラス基板1からの不純物がシリコン層9に拡散し、TFT特性のV_{th}シフト等の問題が発生するおそれがある。

【0082】次に、プラズマCVD法により、下地膜2上に非晶質シリコン膜3を成膜する。なお、この非晶質シリコン膜3の成膜にあたっては、減圧CVD法やスパッタを用いても良い。非晶質シリコン膜3の膜厚は、通常30nm～90nmとすることが好ましい。本実施の形態では50nmとした。

【0083】について、作製された非晶質シリコン膜3中の水素を除去するため、脱水素工程として、450℃で1時間の熱処理を行なう。なお、スパッタ等のように非晶質シリコン膜3中に水素が含まれない方法、あるいは、含有する水素の量が少ない成膜方法を用いた場合は、脱水素処理は必要でない。

【0084】次に、図2に示すように、レーザアニール装置（ELA装置）6により予備照射を行う。本実施の形態ではXeClエキシマレーザ（波長308nm）を用いて、ステージ（図示せず）上の基板を移動させなが

ら、1ヶ所に対して10回(10パルス)レーザ光を照射した。尚、基板を移動させる代わりに、基板を固定してレーザ光の光学系を移動させながら照射しても良い。

【0085】結晶化に用いるレーザは、シリコン膜へ吸収されて、熱を発生する必要があるので、波長が500nm以下の短いレーザが要求され、より短波長になるほど、吸収効率にすぐれるので好ましい。本発明では、XeClエキシマレーザ(波長308nm)を用いて結晶化工程を行なったが、波長が500nm以下のレーザであればよく、たとえばArF、KrF等のエキシマレーザやArレーザ等でも良い。また、パルスレーザを用いて説明したが、連続発振(CW)のレーザでもよい。この場合、以下の説明中のパルス数を、照射時間に対応させればよい。

【0086】非晶質シリコン膜3に対してレーザ光7を照射する場合、室温において約160mJ/cm²以上のエネルギー密度で照射することにより結晶化が起こり、矢印方向に順次多結晶シリコン膜11が形成される。エネルギー密度を算出するためには、照射面積を求めることが必要であるが、本明細書においては、レーザ強度の分布を測定し、最高強度の2分の1の強度となる位置を結んで囲まれた領域の面積を、照射面積としている。

【0087】この予備照射工程では、特に膜質の高い多結晶シリコン膜11は必要でなく、また、逆に粒径が細かい方が、後の大粒径シリコン膜を形成する工程で結晶欠陥が生じにくいので、例えば、170~280mJ/cm²の比較的弱めのレーザ強度を用いて、非晶質シリコン膜3を結晶化させる。本実施形態では、250mJ/cm²で照射し、図3に示すような、粒径が30nm以下の多結晶シリコン膜11を得た。

【0088】次に、パターン形成用マスクを用いて、図8(a)に示すように、多結晶シリコン膜11上に放熱層4及びアライメントキー5を形成する。本実施形態では、蒸着により成膜したが、その他にスパッタ等の手段を適用可能である。

【0089】放熱層4は、多結晶シリコン膜11よりも熱伝導率の高い物質であり、Al、Ti、Ni、Cr、Ti、Mo、W、Cu、Au、Ag、Pt、Ta、In等のほぼすべての金属又はその合金が適している。また、熱伝導率が高ければITO(In₂TiO₃)等の金属酸化物であってもよい。これについては、以下の実施形態においても同様である。本実施形態では、モリブデンタングステン合金(MoW)により放熱層4及びアライメントキー5を形成した。また、この放熱層4の形状は、本実施形態においては平面視において矩形状としたが、三角形状、円状、楕円状などとすることもできる。

【0090】ついで、再びレーザアニール装置(ELA装置)を用いて、図5(a)に示すように本照射工程を行う。本照射工程におけるレーザ光7の照射強度の下限

は、上述した予備照射工程の照射強度よりも大きな値である。また、照射強度の上限は、多結晶シリコン膜11の変質や蒸発が開始するまでの値である。具体的には、レーザ光7の強度範囲は280mJ/cm²から420mJ/cm²であり、本実施の形態では380mJ/cm²とした。更に、この上限値及び下限値は、シリコン膜3の膜厚にほぼ比例することが好ましく、Taをシリコン膜3の膜厚(nm)、EIをレーザ光強度密度(mJ/cm²)として、 $3.78Ta+138 \leq EI \leq 4.54Ta+153$ の関係を満たす範囲が好ましい。

【0091】レーザ光7の1ヶ所への照射回数は、多くなるほど照射強度が安定化され、結晶粒径や膜質が均一になるため、後にTFTを形成した場合の特性が安定する。一方、照射に時間がかかり、生産性が悪化する。したがって、このような観点からの好ましい1ヶ所あたりの照射回数は、10回から30回程度である。本実施形態においては、基板を適当なピッチで移動させながら、1ヶ所に20回行った。尚、1ヶ所への照射回数を100回以上にすると、20回の場合と比較して、TFTを製造した場合の移動度が約1.5倍に向上する。

【0092】この本照射工程により、予備照射工程で多結晶となったシリコン膜11は再び熔融する。熔融したシリコン膜11における放熱層4の近傍では、シリコン膜11よりも熱伝導率が高い放熱層4に向けて矢印12の方向に熱が移動するため、急速に冷却される。この冷却速度は、放熱層4から遠ざかるにつれて遅くなるため、図5(b)に示すように、所定時間の経過後に放熱層4の近傍で温度勾配が生じ、この温度勾配が生じる部分で、低温側から高温側に向けて結晶化が行われる。この結果、図6に示すように、放熱層4の近傍におけるシリコン膜11に、粒径の大きい大粒径結晶14が形成され、放熱層4から離れた部分では、それよりも粒径が小さい小粒径結晶15が形成される。また、放熱層4の下方領域13は、放熱層4がマスクとなって照射されないためで熔融されず、予備照射工程で結晶化された状態のまま維持される。

【0093】大粒径結晶14の平面形状を図7に示す。この結晶粒径を、原子間力顕微鏡(AFM)および透過型電子顕微鏡(TEM)で測定をしたところ、長さ方向、即ち、温度勾配が生じた方向の粒径aが1μmであり、幅方向、即ち、平面上で長さ方向に直交する方向の粒径bが0.5μmであった。この粒径は、各方向における粒界間の最大距離により示している。また、粒内に大きな欠陥はなかった。大粒径結晶14の周辺における小粒径結晶15についても同様に結晶粒径を調べたところ、粒径が100nm以下であり、従来の照射工程で得られる多結晶シリコン膜の粒径と同程度であった。このように、本照射工程においては、放熱層4の近傍、即ち、予め定められた位置において、シリコン膜の結晶粒径を選択的に大きくして、膜質を向上させることが可能

である。

【0094】次に、放熱層4の除去工程を行う。図8(a)に示すように、多結晶シリコン膜11上には、放熱層4と共にアライメントキー5が形成されているため、まず、アライメントキー5にレジストなどの保護膜16を塗布し、乾燥固化させる(図8(b))。そして、ドライエッチング又はウェットエッチングを行い、放熱層4を除去する。(図8(c))。最後に、保護膜16を剥離液で除去する(図8(d))。これにより、アライメントキー5が残った状態で、放熱層4が除去され、半導体薄膜が完成する。多結晶シリコン膜11には、多数のダングリングボンドが形成されているので、水素プラズマ中で、例えば450℃で2時間放置することにより、シリコン原子のダングリングボンドを水素原子により終端する。水素含有濃度は、例えば $2 \times 10^{20} \text{ atom} \cdot \text{cm}^{-3}$ 程度である。

【0095】本実施形態における半導体薄膜の製造においては、放熱層4の形状を平面視矩形形状としているが、平面視三角形状とすることも好ましい。放熱層4をこのような形状とすることにより、本照射工程後に放熱層4の頂点から結晶の成長が開始され、図9に示すように、大粒径結晶14の平面形状は略扇形状となる。この場合には、結晶成長の起点が点として明確になるので、後述するTFTの製造工程において、大粒径結晶とTFTとの位置合わせが容易になる。

【0096】(半導体装置)次に、半導体装置を構成する薄膜トランジスタ(TFT)を製造する方法について説明する。まず、図10(a)に示すように、上述した製造方法により得られた半導体薄膜を用いて、大粒径結晶14を有する多結晶シリコン膜11に対して、アライメントキー5を用いてフォト工程及びエッチング工程を行い、島状にパターンニングした後、酸化シリコンからなるゲート絶縁膜19を成膜する。アライメントキー5は、以下のフォト工程においても、マスクの位置合わせのために使用する。ゲート絶縁膜19は、 SiO_2 の膜を、例えばTEOSを用いたプラズマCVDにより形成することができ、必要な膜厚は、例えば100nmである。形成方法としては、例えば、減圧CVD、リモートプラズマCVD、常圧CVD、ECR-CVDなどを用いることも可能である。また、高圧酸化やプラズマ酸化なども可能である。

【0097】次に、図10(b)に示すように、ゲート絶縁膜19上にゲート電極20を形成する。ゲート電極20は、例えば、モリブデン・タングステン合金膜をスパッタリングにより成膜した後、ゲート電極用のフォトマスクを用いてフォト工程を行い、エッチングにより所定の形状にパターンニングすることで形成される。ゲート電極の材料としては、その他に、高純度Al、又は、AlにSi、Cu、Ta、Sc、Zrなどの少なくとも1種を添加したAl系材料を使用することもできる。

【0098】フォト工程において使用するマスク(図示せず)は、アライメントキー5により位置合わせが可能であり、ゲート電極20を、多結晶シリコン膜11の大粒径結晶14の近傍、より詳しくは、ゲート電極20のドレイン側(図の右側)の端部が大粒径結晶14の中央に位置するように形成する。

【0099】ついで、図10(c)に示すように、イオンドーピング工程を行う。まず、イオンドーピング装置により、ゲート電極20をマスクとして、シリコン膜11にリンを低濃度で注入する。これにより、シリコン膜11におけるゲート電極20の直下の部分は、チャネル領域22となる。不純物としては、リン以外に、アクセプタとなるボロンや砒素など、ドナーとしてリン以外のアルミニウム等を選択的に用いることによりPチャネル及びNチャネルトランジスタを選択的に作成することができ、CMOS回路を基板上につくり込むことも可能である。

【0100】次に、フォト工程により、ゲート電極20及びその両端から2μmの範囲にレジストパターンを形成した後、このレジストパターンをマスクとして、イオンドーピング装置により高濃度のリンを注入する。この結果、シリコン膜11におけるチャネル領域22の両側で、レジストパターンにより覆われていない部分に高濃度不純物領域が形成される。この高濃度不純物領域は、それぞれソース領域24及びドレイン領域17となる。また、チャネル領域22と高濃度不純物領域17、24との間には、高濃度不純物領域よりも不純物濃度が低いLDD領域18a、18bとなる。

【0101】この後、レジストパターンを除去する。注入した不純物は、熱処理などにより活性化させる。注入されたイオンの活性化については、同時に注入された水素による自己活性化が生じるため、アニールのような工程を付加しないことも可能であるが、より確実な活性化を図るためには、400℃以上のアニール、エキシマレーザ照射、RTA(Rapid Thermal Anneal)などにより局所的な加熱を行っても良い。

【0102】次に、図10(d)に示すように、酸化シリコンからなる層間絶縁膜21を全体に成膜する。層間絶縁膜21としては、 SiO_2 の膜を、例えばTEOSを用いたプラズマCVDにより形成することができるが、他の方法、例えば、AP-CVD(Atmospheric Pressure CVD)法、LTO(Low Temperature Oxide)、ECR-CVDなどにより SiO_2 膜を形成して行っても良いことは言うまでもない。また、層間絶縁膜21の材料として、例えば、窒化シリコン、酸化タンタル、酸化アルミニウム等を用いることができ、これらの材料からなる薄膜の積層構造をとっても良い。

【0103】そして、エッチングにより、層間絶縁膜21およびゲート絶縁膜19に、多結晶シリコン膜11のソース領域24及びドレイン領域17に達するコンタク

トホールを開口する。この後、このコンタクトホールに、チタン膜やアルミニウム・ジルコニウム合金膜などをスパッタリングし、エッチングにより所定の形状にパターンニングして、ソース電極23aおよびドレイン電極23bを形成する。ソースおよびドレイン電極23a、23bの材料としては、アルミニウム・ジルコニウム合金膜以外に、例えば、アルミニウム(Al)、タンタル(Ta)、モリブデン(Mo)、クロム(Cr)、チタン(Ti)等の金属またはそれらの合金を用いても良く、不純物を多量に含むポリ-Siであっても良い。或いは、ポリ-SiGe合金やITO等の透明導電層などを用いても良い。

【0104】以上のプロセスにより、図11(a)に示すn型のTFT40が完成する。p型TFTが必要な場合には、リンを注入する代わりに、Bドーピング工程を行えばよい。

【0105】本実施形態におけるTFTは、アライメントキー5を用いて、ゲート電極20のドレイン側の端部が大粒径結晶14の中央に位置するようにゲート電極20が形成されているため、図11に示すように、ドレイン側のLDD領域18bとチャネル領域22との境界から両側に0.5 μ mの領域(図の網線で示す領域)が単結晶であり、結晶粒界Bが存在しない。したがって、ホットキャリア生成によるTFTの劣化を防止することができ、信頼性の向上を図ることができる。また、半導体薄膜の製造において、放熱層4をドレイン領域17の近傍だけでなくソース領域24の近傍にも形成することにより、TFT40のソース側のLDD領域18aとチャネル領域22との境界近傍(例えば、両側に0.5 μ m)にも結晶粒界Bが存在しないようにすることができ、これによって特性及び信頼性をより向上させることができる。

【0106】本実施形態におけるTFT40の移動度を測定したところ180 $\text{cm}^2/\text{V}\cdot\text{s}$ であり、放熱層4を形成せずに製造した半導体薄膜を用いて得られた従来のTFTの移動度が100 $\text{cm}^2/\text{V}\cdot\text{s}$ であるのに比べて大幅に向上した。また、ソース・ドレイン間に5Vの電圧をかけ、500kHz \times 1500時間、ゲート電圧のON、OFFを繰返すことにより、多数回のスイッチング動作での信頼性試験を行ったところ、上記従来のTFTでは、移動度が初期値から50%程度まで低下したのに対し、本実施形態のTFT40では移動度が初期値の85%以上であり、スイッチングによる劣化が減少した。この信頼性試験は、以下の実施形態においても同様の条件で行った。

【0107】(液晶表示装置)次に、上述した方法により得られたTFTを用いる液晶表示装置について説明する。図12に示すように、この液晶表示装置50は、互いに対向するように配置されたTFTアレイ基板1及び対向基板31を有している。

【0108】TFTアレイ基板1は、上面側(対向基板31側)に複数のTFT40がマトリックス状に整列配置されており、TFT40の周辺には駆動回路42、44が形成されている。また、対向基板31は、絶縁基板であるガラス基板(例えば、コーニング社の品番1737)であり、下面側(TFTアレイ基板1側)に、カラーフィルタ32及び透明電極33が設けられている。TFTアレイ基板1及び対向基板31の間には、ポリイミドなどの配向膜間に液晶が封入された液晶部35を有している。更に、TFTアレイ基板1及び対向基板31は、対向する面とは反対側の面に、それぞれ偏光板37、39が貼り付けられている。

【0109】上述したTFTアレイ基板における画素領域56の1つを、図13に拡大して示す。TFTアレイ基板1上には、走査線52及びデータ線54がマトリックス状に配置されており、各交差部の近傍にTFT40が配置されている。TFT40のソース電極23aはデータ線54に接続されており、ドレイン電極23bは透明電極である画素電極58に接続されている。また、ゲート電極20は、走査線52に接続されている。

【0110】このように構成された液晶表示装置50は、TFTアレイの高特性化と劣化の減少により、液晶表示装置の駆動回路の不良率が減少し、画面輝度ムラ等の不具合が減少した。具体的には、上記従来のTFTを用いた液晶表示装置における駆動回路の不良率が15%であったのに対し、本実施形態の液晶表示装置50では不良率が7%に減少した。また、画面輝度ムラ不良率が従来は7%であったのに対し、本実施形態の液晶表示装置50では、3%まで減少した。

【0111】(EL表示装置)次に、上述した方法により得られたTFTを用いるEL表示装置について説明する。このEL表示装置は、TFTアレイ基板を備えており、TFTアレイ基板は、各画素領域に、スイッチング用TFT、駆動用TFT及びEL素子が配置されている。

【0112】EL素子60は、図14に示すように、ITOなどの透明電極からなる陽極61、発光層62、正孔注入層63及びAlLiなどの陰極64を多結晶シリコン膜11上に積層することにより形成されている。陰極64の下面側(基板1側)には、アルミニウムキノリノール錯体層65が形成されている。各陽極61間は、樹脂ブラックレジストにより埋められ、フォトリソグラフィにより光遮断層66が形成されている。発光層62は、例えばインクジェットプリント装置を用いて赤、緑、青の発光材料をパターンニング塗布することにより形成される。また、正孔注入層63は、例えばポリビニルカルバゾールを真空蒸着することにより形成される。

【0113】EL素子60の材料として、本実施形態ではポリジアルキルフルオレン誘導体を用いたが、他の有機材料、例えば、他のポリフルオレン系材料やポリフェ

ニルビニレン系の材料でも良いし、無機材料でも使用可能である。また、EL素子60の製造方法は、スピニングなどの塗布方法、蒸着、インクジェットによる吐出形成など、使用材料に応じて適宜決定すればよい。

【0114】このEL表示装置の回路図を図15に示す。スイッチング用TFT71のゲート電極はゲート信号線72に接続されており、ドレイン電極はドレイン信号線73に接続されており、ソース電極は駆動用TFT74のゲート電極に接続されている。また、駆動用TFT74のソース電極はEL素子60の陽極に接続されており、ドレイン電極は電源線76に接続されている。符号75は、コンデンサである。

【0115】駆動回路77によってゲート信号線72に与えたパルス信号がスイッチング用TFT71のゲート電極に印加されると、スイッチング用TFT71がON状態となり、駆動回路78によってドレイン信号線73に与えたドレイン信号が駆動用TFT74のゲート電極に与えられる。これにより、駆動用TFT74がON状態となり、電源線76からEL素子60に電流が供給され、EL素子60が発光する。

【0116】このように構成されたEL表示装置は、TFTアレイの高特性和劣化の減少により、画面輝度ムラや画質不良等の不具合が減少した。具体的には、従来のTFTを用いた場合には画面輝度ムラ不良率が8%であったのに対し、本実施形態のEL表示装置では、2%まで減少した。また、長時間あるいは多数回のスイッチングを行った場合のTFT特性劣化が画質不良となっていたが、従来の不良率15%から5%に減少した。

【0117】(実施の形態2)次に、本発明の実施の形態2について説明する。本実施形態及び以下の実施形態において、実施の形態1で説明した構成部分と同一の機能を有するものには図中に同一の符号を付し、実施の形態1と重複する内容については繰り返しの説明を省略する。

【0118】実施の形態2における半導体薄膜の製造方法は、実施の形態1における半導体薄膜の製造方法において、本照射工程におけるレーザー光7の照射回数を変えたものである。即ち、実施の形態1においては基板上の所定範囲に対してレーザー光7を複数回数照射するのに対し、本実施形態においては、全基板面を一度に照射可能に整形されたレーザー光により、基板上の所定範囲に対して1回(1パルス)のみ照射した。レーザー光7の好ましい強度範囲は、実施の形態1と同様とした。

【0119】こうして得られた半導体薄膜の大粒径結晶14の粒径を、原子間力顕微鏡(AFM)および透過型電子顕微鏡(TEM)で測定をしたところ、平面視において長さ方向の粒径aは1.6 μ mであり、幅方向の粒径bは0.5 μ mであった(図6、図7参照)。また、粒内に大きな欠陥はなかった。このように、結晶粒径がより大きいシリコン薄膜を得るという観点からは、本照

射工程において、基板上の1ヶ所に1パルスのみを照射することも好ましい。

【0120】この半導体薄膜を用いて、実施の形態1と同様に、半導体装置、液晶表示装置及びEL表示装置を製造した。半導体装置を構成するTFTの製造においては、大粒径結晶の粒径が1.6 μ mであるので、ゲート電極のドレイン側の端が、大粒径結晶の中央、即ち、結晶粒界から0.8 μ mに位置するように、アライメントキーによるマスクの位置合わせを行う。この結果、ドレイン側のLDD領域18bとチャネル領域22との境界から両側に0.8 μ mの領域が単結晶となり、結晶粒界が存在しない状態となる。

【0121】こうして得られたTFTは、移動度が180 $\text{cm}^2/\text{V}\cdot\text{s}$ 、耐性検査後の移動度が初期値の95%以上であり、いずれも従来のTFTに比べて良好であった。また、液晶表示装置については、駆動回路の不良率が3%、画面輝度ムラ不良率が0.8%であり、いずれも従来の液晶表示装置に比べて良好であった。また、EL表示装置については、画面輝度ムラ不良率が1%であり、画質不良率が2%であり、いずれも従来のEL表示装置に比べて良好であった。

【0122】(実施の形態3)次に、本発明の実施の形態3について説明する。実施の形態3における半導体薄膜の製造方法は、実施の形態1における半導体薄膜の製造方法において、予備照射工程を行わずに、前記放熱層4及びアライメントキー5を形成する工程を行うものであり、更に、この放熱層4及びアライメントキー5を形成する工程を、リフトオフにより行うものである。

【0123】即ち、脱水素処理を行った非晶質シリコン膜3上に、フォトリソグラフィにより、放熱層及びアライメントキーとなる部分以外をレジストで覆うレジストパターンRを形成する(図16(a))。ついで、蒸着によりMoW膜Mを成膜した後(図16(b))、レジスト剥離液によりレジストR及びレジスト上のMoW膜Mを除去することにより、放熱層4及びアライメントキー5が形成される(図16(c))。

【0124】次に、本照射工程を行い、多結晶シリコン膜を形成する。この本照射工程におけるレーザー光7の強度範囲は、実施の形態1における本照射工程と同じであることが好ましく、本実施形態では380 mJ/cm^2 とした。また、基板上の1ヶ所に対する照射回数は、8回(8パルス)とした。これにより、放熱層4の周囲に大粒径結晶が形成される(図6参照)。この後は、実施の形態1と同様にして、放熱層4を除去する。

【0125】本実施形態においては、実施の形態1のように予備照射工程を行っていないため、放熱層4が形成されていた箇所の下方領域は、非晶質シリコンとなっている。したがって、この領域を結晶化するため、レーザーアニール装置(ELA装置)により付加照射工程を行う。放熱層4が形成されていた領域には特に膜質の高い

ものは要求されないため、付加照射工程におけるレーザー光の強度は、本照射工程におけるレーザー光強度よりも小さくて十分である。また、あまり強い強度のレーザー光を照射すると、本照射工程において形成された大粒径のシリコン結晶14に欠陥を生じるため、好ましくない。したがって、レーザー光強度は、実施の形態1における予備照射工程と同じ範囲が好ましく、本実施形態では 250 mJ/cm^2 とした。また、基板上的の1ヶ所に対する照射回数は10回とした。尚、この照射回数は種々の設定が可能である。これによって、放熱層4が形成されている領域には、粒径が 30 nm 以下の小粒径の多結晶シリコンが形成される。

【0126】こうして得られた半導体薄膜の大粒径シリコン結晶14の粒径を、原子間力顕微鏡 (AFM) および透過型電子顕微鏡 (TEM) で測定をしたところ、約 $2 \mu\text{m}$ であった。また、粒内に大きな欠陥はなかった。更に、100個の大粒径結晶14について粒径のばらつきを調べたところ、 $2 \mu\text{m} \pm 0.4 \mu\text{m}$ であり、実施の形態1の本照射工程において、レーザー光を複数パルスで照射する代わりに単パルスで照射した場合が $1.6 \mu\text{m} \pm 0.8 \mu\text{m}$ であるのに比べて、ばらつきが少なかった。

【0127】この半導体薄膜を用いて、実施の形態1と同様に、半導体装置、液晶表示装置及びEL表示装置を製造した。本実施形態の半導体装置を構成するTFTの製造においては、実施の形態1のイオンドーピング工程において、LDD領域を形成する代わりに、次のようにしてオフセット領域を形成する。まず、フォトリソグラフィで、ゲート電極20とその両端から $2 \mu\text{m}$ の上にレジストのパターンを形成する。次にイオンドーピング装置により、前記レジストをマスクとして高濃度のリンを注入する。この結果、図17に示すように、ゲート金属20の下方がチャネル領域22となり、チャネル領域22の両端から $2 \mu\text{m}$ の領域は、オフセット領域18c、18dが形成される。また、レジストパターンにより覆われていない部分に、高濃度不純物領域が形成される。この高濃度不純物領域は、それぞれソース領域24及びドレイン領域17となる。後は、実施の形態1と同様にして、半導体装置を製造する。

【0128】また、大粒径結晶の粒径が $2 \mu\text{m}$ であるので、ゲート電極20のドレイン側の端が、大粒径結晶の中央、即ち、粒界から $1 \mu\text{m}$ に位置するように、アライメントキー5によるマスクの位置合わせを行う。この結果、ドレイン側のオフセット領域18dとチャネル領域22との境界から両側に $1 \mu\text{m}$ の領域が単結晶であり、結晶粒界が存在しないTFTとなる。

【0129】こうして得られたTFTは、移動度が $200 \text{ cm}^2/\text{V} \cdot \text{s}$ 、耐性検査後の移動度が初期値の95%以上あり、いずれも従来のTFTに比べて良好であった。また、液晶表示装置については、駆動回路の不良率が2.5%、画面輝度ムラ不良率が0.6%であり、い

ずれも従来の液晶表示装置に比べて良好であった。また、EL表示装置については、画面輝度ムラ不良率が0.7%であり、画質不良率が1.2%であり、いずれも従来のEL表示装置に比べて良好であった。

【0130】(実施の形態4)次に、本発明の実施の形態4について説明する。実施の形態4における半導体薄膜の製造方法は、実施の形態3における半導体薄膜の製造方法と同様、予備照射工程を行わずに前記放熱層4及びアライメントキー5を形成する工程を行うものであり、更に、この放熱層4及びアライメントキー5を形成する工程を、フォトリソグラフィ及びエッチング工程により行うものである。

【0131】即ち、脱水素処理を行った非晶質シリコン膜3上に、蒸着又はスパッタリングにより、シリコン膜よりも熱伝導率が高く、かつ、レーザー光を透過する物質として、 InTiO (ITO) 膜を成膜する。ついで、フォトリソグラフィ及びエッチング工程により、所定形状のITOパターンからなる放熱層4及びアライメントキー5を形成する(図4参照)。

【0132】次に、本照射工程を行い、多結晶シリコン膜を形成する。本実施形態においては、レーザー光7の強度を 360 mJ/cm^2 とし、基板上的の1ヶ所に対する照射回数を、300回(300パルス)とした。これにより、放熱層4の周囲に大粒径結晶14が形成される(図6、図7参照)。この後は、実施の形態1と同様にして、放熱層4を除去する。

【0133】本実施形態においては、実施の形態3と同様に予備照射工程を行っていないが、放熱層4が光透過性を有する物質であるITOにより形成されているため、本照射工程により、放熱層4下方のシリコン膜も結晶化されている。したがって、実施の形態3のように付加照射工程を必要とせず、製造工程の短縮化を図ることができる。

【0134】こうして得られた半導体薄膜の大粒径結晶14の粒径を、原子間力顕微鏡 (AFM) および透過型電子顕微鏡 (TEM) で測定をしたところ、長さ方向の粒径aが $4 \mu\text{m}$ であり、幅方向の粒径bが $0.5 \mu\text{m}$ であった(図6、図7参照)。また、粒内に大きな欠陥はなかった。更に、100個の大粒径結晶14について粒径のばらつきを調べたところ、 $4 \mu\text{m} \pm 0.4 \mu\text{m}$ であり、実施の形態1の本照射工程において、レーザー光を単パルスで照射した場合が $1.6 \mu\text{m} \pm 0.8 \mu\text{m}$ であるのに比べて、ばらつきが少なかった。

【0135】この半導体薄膜を用いて、実施の形態1と同様に、半導体装置、液晶表示装置及びEL表示装置を製造した。半導体装置を構成するTFTの製造においては、本実施形態では、ゲート電極20が大粒径結晶14の中央に位置するように、アライメントキー5によるゲート形成用マスクの位置合わせを行った。即ち、大粒径結晶14の長さ方向の粒径が $4 \mu\text{m}$ であるので、ゲート

電極20のソースドレイン方向の長さを $2.5\mu\text{m}$ とすることにより、ゲート電極20のドレイン側の端が、粒界から $0.8\mu\text{m}$ に位置するようにした。そして、これに合わせてゲート電極20の下方におけるチャンネル領域のチャンネル長を $2.5\mu\text{m}$ とし、チャンネル領域22両側のLDD領域18a、18bのLDD長を $0.8\mu\text{m}$ とすることで、チャンネル領域22及びLDD領域18a、18bが連続した単結晶、即ち、結晶粒界が存在しない状態となるようにした(図11参照)。

【0136】こうして得られたTFTは、移動度が $320\text{cm}^2/\text{V}\cdot\text{s}$ 、耐性検査後の移動度が初期値の97%以上であり、いずれも従来のTFTに比べて良好であった。また、液晶表示装置については、駆動回路の不良率が1.5%、画面輝度ムラ不良率が0.4%であり、いずれも従来の液晶表示装置に比べて良好であった。また、EL表示装置については、画面輝度ムラ不良率が0.5%であり、画質不良率が1.2%であり、いずれも従来のEL表示装置に比べて良好であった。

【0137】(実施の形態5)次に、本発明の実施の形態5について説明する。実施の形態5における半導体薄膜の製造方法は、実施の形態1における半導体薄膜の製造方法において、放熱層4及びアライメントキー5を、パターン形成用マスクを用いた蒸着によって行う代わりに、フォトリソ工程及びエッチング工程により行うものである。

【0138】即ち、予備照射工程により形成された多結晶シリコン膜上に、蒸着又はスパッタリングにより、シリコン膜よりも熱伝導率が高い物質として、MoW膜を成膜する。ついで、フォトリソ工程及びエッチング工程により、所定形状のMoWのパターンからなる放熱層4及びアライメントキー5形成する(図8(a)参照)。次に、本照射工程を行い、多結晶シリコン膜11を形成する。本実施形態においては、レーザー光7の強度を $360\text{mJ}/\text{cm}^2$ とし、基板上の1ヶ所に対する照射回数を、300回(300パルス)とした。これにより、放熱層4の周囲に大粒径結晶14が形成される。この後は、実施の形態1と同様にして、放熱層4を除去する。

【0139】こうして得られた半導体薄膜の大粒径結晶14の粒径を、原子間力顕微鏡(AFM)および透過型電子顕微鏡(TEM)で測定をしたところ、長さ方向の粒径aが $4\mu\text{m}$ であり、幅方向の粒径bが $0.5\mu\text{m}$ であった(図6、図7参照)。また、粒内に大きな欠陥はなかった。

【0140】この半導体薄膜を用いて、実施の形態1と同様に、半導体装置、液晶表示装置及びEL表示装置を製造した。本実施形態の半導体装置を構成するTFTの製造においては、実施の形態1のイオンドーピング工程において、LDD領域を形成する代わりに、実施の形態3と同様にして、オフセット領域を形成する(図17参照)。

【0141】本実施形態では、ゲート電極20が大粒径結晶14の中央に位置するように、アライメントキー5によるゲート形成用マスクの位置合わせを行った。即ち、大粒径結晶14の長さ方向の粒径が $4\mu\text{m}$ であるので、ゲート電極20のソースドレイン方向の長さを $2.5\mu\text{m}$ とすることにより、ゲート電極20のドレイン側の端が、粒界から $0.8\mu\text{m}$ に位置するようにした。そして、これに合わせてゲート電極20下方のチャンネル領域22の長さを $2.5\mu\text{m}$ とし、チャンネル領域22両側のオフセット領域18c、18dの長さを $0.8\mu\text{m}$ とすることで、チャンネル領域22及びオフセット領域18c、18dが連続した単結晶となり、結晶粒界が存在しない状態とした。

【0142】こうして得られたTFTは、移動度が $310\text{cm}^2/\text{V}\cdot\text{s}$ 、耐性検査後の移動度が初期値の97%以上であり、いずれも従来のTFTに比べて良好であった。また、液晶表示装置については、駆動回路の不良率が2%、画面輝度ムラ不良率が0.4%であり、いずれも従来の液晶表示装置に比べて良好であった。また、EL表示装置については、画面輝度ムラ不良率が0.4%であり、画質不良率が1%であり、いずれも従来のEL表示装置に比べて良好であった。

【0143】(実施の形態6)次に、本発明の実施の形態6について説明する。実施の形態6における半導体薄膜の製造方法は、実施の形態1において、基板上に形成する下地膜に微小径の空孔を形成することを特徴とする。

【0144】即ち、基板1を回転させながら、この基板上にSi、O及び有機溶媒を主成分とするシリカを塗布する。本実施形態においては、有機溶媒としてアルコール(メタノール)を用いた。ついで、この基板1を熱処理することにより、空孔を含む SiO_x の下地膜2を形成する(図1参照)。熱処理の温度は 450°C 以上 650°C 以下が適しており、空孔を小さくすると共に、基板1の反りを小さくするためには、 550°C 以上 620°C 以下がより好ましい。本実施形態においては、熱処理の温度を 600°C とした。

【0145】従来の熱処理のようにシリカの固化工程を 400°C で行っていた場合、空孔の平均孔径は $10\mu\text{m}$ 程度であったが、 600°C で固化させることにより、空孔の平均孔径は $2\mu\text{m}$ 以下に改善された。この平均孔径は、 $0.01\sim 2\mu\text{m}$ であることが好ましく、 $0.05\sim 0.1\mu\text{m}$ であることがより好ましい。

【0146】この後は、実施の形態5と同様にして、半導体薄膜を製造した。半導体薄膜の大粒径結晶14の粒径を、原子間力顕微鏡(AFM)および透過型電子顕微鏡(TEM)で測定をしたところ、長さ方向の粒径aが $30\mu\text{m}$ であり、幅方向の粒径bが $0.5\mu\text{m}$ であった(図6、図7参照)。また、粒内に大きな欠陥はなかった。小粒径結晶15は、粒径が $200\mu\text{m}$ 以下であっ

た。

【0147】この半導体薄膜を用いて、実施の形態1と同様に、半導体装置、液晶表示装置及びEL表示装置を製造した。本実施形態の半導体装置を構成するTFTの製造においては、多結晶シリコン層をパターンニングするフォトリソグラフィとして、チャネル領域、LDD領域、ソース領域およびドレイン領域が大粒径シリコン結晶14内に形成されるように設計されたフォトリソグラフィを用い、ゲート電極の中央が大粒径シリコン結晶の中央となるようにした。ゲート電極のソースドレイン方向の長さは4 μ mとした。これにより、チャネル長が4 μ m、LDD長が1.5 μ m、ソース長およびドレイン長がいずれも10 μ mのn型TFTを得た。これらの領域は、全てが連続した単結晶となっており、結晶粒界が存在しない。

【0148】こうして得られたTFTは、移動度が380 $\text{cm}^2/\text{V}\cdot\text{s}$ 、耐性検査後の移動度が初期値の97%以上であり、いずれも従来のTFTに比べて良好であった。また、下地膜の空孔の平均孔径が2 μ m以下であり、従来の多孔質の下地膜に比べて空孔の平均孔径をかなり小さくしているため、不良率が大幅に低下した。

【0149】液晶表示装置については、駆動回路の不良率が1.5%、画面輝度ムラ不良率が0.3%であり、いずれも従来の液晶表示装置に比べて良好であった。また、EL表示装置については、画面輝度ムラ不良率が0.3%であり、画質不良率が0.7%であり、いずれも従来のEL表示装置に比べて良好であった。

【0150】(実施の形態7)次に、本発明の実施の形態7について説明する。実施の形態7における半導体薄膜の製造方法は、実施の形態1において基板上に下地膜を形成した後、更に多孔質層を有する下地膜を形成することを特徴とする。

【0151】即ち、実施の形態1と同様に、基板1上に、TEOS-CVD法により膜厚300nmのSiO₂下地膜2を成膜する。ついで、成膜用のシリコン基板をターゲットとして、シリコンが蒸発する強度でレーザー光を照射し、シリコン粒子を蒸着させるレーザアブレーションにより、下地膜2上にシリコン膜を成膜する。形成されたシリコン膜には、多量の空孔が存在する。次に、成膜されたシリコン膜を酸化させる。オゾンまたは酸素雰囲気中でプラズマを発生させることにより、レーザアブレーションで形成された空孔を含んだシリコン膜が酸化され、SiO₂膜2aとなる(図18参照)。このSiO₂膜2a中には多量の空孔が含まれ、空孔の平均孔径は1 μ m以下である。空孔を有する下地膜2aのみでは、ガラスなどの基板1からの不純物が半導体層へ拡散することを防止する役割が不十分となるが、本実施形態では、SiO₂の緻密な層からなる下地膜2、及び、多孔質層からなる下地膜2aの2層構造にすることにより、基板1から半導体層への不純物拡散を確実に防止することができる。

【0152】この後は、実施の形態5と同様にして、半導体薄膜を製造した。半導体薄膜の大粒径結晶14の結晶粒径を、原子間力顕微鏡(AFM)および透過型電子顕微鏡(TEM)で測定をしたところ、長さ方向の粒径aが30 μ mであり、幅方向の粒径bが0.5 μ mであった(図6、図7参照)。また、粒内に大きな欠陥はなかった。小粒径結晶15は、粒径が200 μ m以下であった。

【0153】この半導体薄膜を用いて、実施の形態1と同様に、半導体装置、液晶表示装置及びEL表示装置を製造した。本実施形態の半導体装置を構成するTFTの製造においては、実施の形態5と同様にして、チャネル長が4 μ m、LDD長が1.5 μ m、ソース長およびドレイン長がいずれも10 μ mのn型TFTを得た。これらの領域は、全てが連続した単結晶となっており、結晶粒界が存在しない。

【0154】こうして得られたTFTは、移動度が380 $\text{cm}^2/\text{V}\cdot\text{s}$ 、耐性検査後の移動度が初期値の97%以上であり、いずれも従来のTFTに比べて良好であった。

【0155】液晶表示装置については、駆動回路の不良率が1.2%、画面輝度ムラ不良率が0.2%であり、いずれも従来の液晶表示装置に比べて良好であった。また、EL表示装置については、画面輝度ムラ不良率が0.2%であり、画質不良率が0.5%であり、いずれも従来のEL表示装置に比べて良好であった。

【0156】多孔質層を有する下地膜は、SOG(スピノングラス)膜などの多孔質膜とすることが可能であり、大粒径のシリコン結晶が成長することを確認している。SOGは、有機、無機を問わない。

【0157】(実施の形態8)次に、本発明の実施の形態8について説明する。実施の形態8から12における半導体薄膜の製造方法は、実施の形態1における半導体薄膜の製造方法において、本照射工程を露光マスクを用いて行うものである。

【0158】まず、実施の形態1と同様にして、基板1上に、下地膜2及び非晶質シリコン膜3を形成し(図1参照)、必要に応じて脱水素処理を行った後、次のようにして本照射工程を行う。本実施形態においては、露光マスクとして、図19に示すように、板状体に平面視帯状の複数のレンズ114が互いに平行となるように設けられた露光マスク105を使用する。露光マスク105を構成する板状体は、光透過性材料又は遮光性材料のいずれを用いても良いが、本実施形態においては光透過性を有する石英を使用した。

【0159】各レンズ114は、図20(a)に示すように、長手方向側の側面において、下側(基板1に対向する側)が側面視略円弧状の凹曲面114aとなるように形成されており、レンズ114を透過してシリコン膜に照射される光量に傾斜的な分布を生じさせるように、

基板1及び露光マスク105のそれぞれの設置場所を考慮してレンズ曲率が設計されている。

【0160】このように構成された露光マスク105を基板1の近くに配置し、この露光マスク105を介してレーザ光7を1パルス照射した。レーザ光7の好ましい照射強度範囲は、実施の形態1における本照射工程の場合と同様であり、本実施形態では $380\text{mJ}/\text{cm}^2$ とした。これにより、レンズ114を透過したレーザ光7は、図20(b)に示すように、レンズ114の長手方向に光量分布を生じ、シリコン膜11の同じ方向に傾斜的な温度勾配を生じる。この結果、光量の最も少ない部分(図20(b)における2カ所)から、レンズ114の中心側及び周辺側のそれぞれに向けて結晶が成長し、大粒径結晶14が形成される。大粒径結晶14の粒径を、原子間力顕微鏡(AFM)および透過型電子顕微鏡(TEM)で測定をしたところ、長さ方向の粒径aが $6\mu\text{m}$ であり、幅方向の粒径bが $2\mu\text{m}$ であった(図6、図7参照)。また、粒内に大きな欠陥はなかった。このように、本実施形態では、露光マスク105のレンズ114に対応する位置に、粒径の大きなシリコン結晶14が形成される。また、本実施形態においては、図示していないが、露光マスク105にキー形成用のパターンを備えており、これによってアライメントキーを形成することができる。このキー形成用のパターンについては、後述する実施の形態10において詳しく説明する。

【0161】この半導体薄膜を用いて、実施の形態1と同様に、半導体装置、液晶表示装置及びEL表示装置を製造した。本実施形態においては、上述したキー形成用のパターンにより形成されたアライメントキーを用いて、大粒径シリコン結晶の位置にTFTを形成した。

【0162】こうして得られたTFTは、移動度が $170\text{cm}^2/\text{V}\cdot\text{s}$ 、耐性検査後の移動度が初期値の75%以上であり、いずれも従来のTFTに比べて良好であった。また、液晶表示装置については、駆動回路の不良率が11%、画面輝度ムラ不良率が5%であり、いずれも従来の液晶表示装置に比べて良好であった。また、EL表示装置については、画面輝度ムラ不良率が5%であり、画質不良率が11%であり、いずれも従来のEL表示装置に比べて良好であった。また、EL表示装置の輝度は、電圧5Vの印加時において $400\text{cd}/\text{m}^2$ であり、従来の $300\text{cd}/\text{m}^2$ に比べて向上した。

【0163】また、本実施形態の半導体薄膜の製造においては、上述したように、レーザ光7の照射回数を1回としているが、基板と光軸とを静止させて両者の位置関係を固定した状態で数回(数パルス)照射すること(静止照射)により、多結晶シリコン膜11におけるシリコン結晶の欠陥が減少した。特に、10パルス以上(より好ましくは100パルス以上)照射することにより、シリコン結晶の欠陥の減少と共に粒径が拡大し、TFTを製造した場合の特性が向上した。また、基板と光軸との

相対位置を徐々に変化させながら、レーザ光7の各照射毎の照射面積が90%オーバーラップするように複数パルスを照射する場合(走査照射)には、上述した静止照射と比較すると結晶欠陥の減少が顕著ではなかったが、従来の走査照射に比べると、露光マスク105を用いた効果により結晶粒径が大きくなり、TFT特性も向上した。

【0164】また、レンズ114の形状は、本実施形態では、露光マスクに用いるレンズを凹レンズとしているが、凸レンズとしても、適当な光量分布を生じさせることができることは確認済みである。この点については、レンズを有する露光マスクを使用する以下の実施形態においても同様である。

【0165】(実施の形態9)次に、本発明の実施の形態9について説明する。実施の形態9における半導体薄膜の製造方法は、図21に示すように、露光マスクとして、光を透過しない物質(例えばステンレス)からなる板に、複数の開口部138を形成した露光マスク139を使用した。各開口部138は、開口面積が段階的に変化するように一列に形成されており、この列が互いに平行となるように複数配置されている。即ち、この列を含む帯状領域の長手方向に沿って開口率が段階的に変化する。開口率の変化は、例えば、各開口部138の形状や間隔などを変えることで行っても良い。

【0166】各開口部138の大きさは、レーザ光7の強度を $380\text{mJ}/\text{cm}^2$ とした場合に、露光マスク139を介して基板1に照射される光量分布が $250\text{mJ}/\text{cm}^2$ から $380\text{mJ}/\text{cm}^2$ となるように設計されている。更に、露光マスク139には、キーパターン形成用の所定形状の開口137が形成されている。

【0167】このように構成された露光マスク139を基板1の近くに配置し、実施の形態8と同様に、半導体薄膜を製造した(図22(a))。これにより、露光マスク139の開口138を通過したレーザ光7は、開口列に沿って光量分布を生じ、シリコン膜11の同じ方向に傾斜的な温度勾配を生じる。この結果、低温部から高温部に向けて大粒径のシリコン結晶14が形成される。大粒径結晶14の粒径を、原子間力顕微鏡(AFM)および透過型電子顕微鏡(TEM)で測定をしたところ、長さ方向の粒径aが $10\mu\text{m}$ であり、幅方向の粒径bが $3\mu\text{m}$ であった(図6、図7参照)。また、粒内に大きな欠陥はなかった。このように、本実施形態では、露光マスク139の開口138がなす列に対応する位置に、粒径の大きなシリコン結晶14が形成される。

【0168】また、本実施形態では、露光マスク139にキーパターン形成用の開口137が形成されているため、レーザ光の照射により、この開口形状に対応した多結晶シリコン膜の領域が形成され、その周囲が非晶質シリコン膜の領域となる。したがって、多結晶シリコンと非晶質シリコンとの色の相違から、形成されたキーパタ

ーンをアライメントキー5として使用することができる。

【0169】このアライメントキー5は、キー部分のみを非照射部分としてその周囲が照射されるように露光マスクを形成することで、非晶質シリコン膜からなるアライメントキーが形成されるようにしても良い。この半導体薄膜を用いて、実施の形態1と同様に、半導体装置、液晶表示装置及びEL表示装置を製造した。半導体装置を構成するTFTの製造においては、実施の形態1と同様に、アライメントキー5を用いて、大粒径シリコン結晶の位置にTFTを形成した。

【0170】こうして得られたTFTは、移動度が $250\text{ cm}^2/\text{V}\cdot\text{s}$ 、耐性検査後の移動度が初期値の83%以上であり、いずれも従来のTFTに比べて良好であった。また、液晶表示装置については、駆動回路の不良率が8%、画面輝度ムラ不良率が4%であり、いずれも従来の液晶表示装置に比べて良好であった。また、EL表示装置については、画面輝度ムラ不良率が3%であり、画質不良率が8%であり、いずれも従来のEL表示装置に比べて良好であった。また、EL表示装置の輝度は、電圧5Vの印加時において $450\text{ cd}/\text{m}^2$ であり、従来に比べて向上した。

【0171】(実施の形態10)次に、本発明の実施の形態10について説明する。実施の形態10における半導体薄膜の製造方法は、露光マスクとして、図23に示すように、板状体に複数のレンズ214がアレイ状(マトリックス状)に配置された露光マスク205を使用する。露光マスク205を構成する板状体は、光透過性材料又は遮光性材料のいずれを用いても良いが、本実施形態においては光透過性を有する石英を使用した。

【0172】各レンズ214は、図24に示すように、下側(基板1に対向する側)に凹部が形成された凹レンズであり、凹部の内壁面が略球面状に形成されている。レンズの曲率は、レーザー光の強度を $380\text{ mJ}/\text{cm}^2$ とした場合に、露光マスクを介して基板1に照射される光量分布が、 $250\text{ mJ}/\text{cm}^2$ から $380\text{ mJ}/\text{cm}^2$ の傾斜的な分布となるように設計されている。更に、露光マスク205の光透過性を有する領域の一部に、光透過性を有しない金属などからなるキー形成用のパターン240が形成されている(図23参照)。

【0173】このように構成された露光マスク205を基板1に近くに配置し、実施の形態8と同様に、半導体薄膜を製造した(図24(a))。これにより、露光マスク205のレンズ214を透過したレーザー光7は、図24(b)に示すように、平面視円状レンズ214の径方向に沿って光量分布を生じ、低温部から高温部に向けて大粒径のシリコン結晶が形成される。大粒径結晶14の粒径を、原子間力顕微鏡(AFM)および透過型電子顕微鏡(TEM)で測定をしたところ、長さ方向の粒径aが $10\text{ }\mu\text{m}$ であり、幅方向の粒径bが $10\text{ }\mu\text{m}$ で

あった(図6、図7参照)。また、粒内に大きな欠陥はなかった。このように、本実施形態では、実施の形態8と比較して、幅方向にも光量分布を生じるため、結晶形状が略円状となり、大粒径結晶14の面積が拡大した。

【0174】また、本実施形態では、露光マスク205に形成されたキー形成用のパターン240により、多結晶シリコン膜11の一部に非晶質シリコンの領域が形成されるので、周囲に形成された多結晶シリコンの領域との差から、形成されたパターンをアライメントキー5として使用することができる。

【0175】この半導体薄膜を用いて、実施の形態1と同様に、半導体装置、液晶表示装置及びEL表示装置を製造した。半導体装置を構成するTFTの製造においては、実施の形態1と同様に、アライメントキー5を用いて、大粒径結晶14の位置にTFTを形成した。本実施形態においては、露光マスク205のレンズ214の中心に対応する位置に、大粒径結晶14の中心が略一致するため、大粒径結晶14の形成位置がより明確且一定になり、アライメントキー5による大粒径結晶14とTFTとの位置合わせを、より精度良く行うことができる。

【0176】こうして得られたTFTは、移動度が $370\text{ cm}^2/\text{V}\cdot\text{s}$ 、耐性検査後の移動度が初期値の95%以上であり、いずれも従来のTFTに比べて良好であった。また、液晶表示装置については、駆動回路の不良率が3%、画面輝度ムラ不良率が1%であり、いずれも従来の液晶表示装置に比べて良好であった。また、EL表示装置については、画面輝度ムラ不良率が1%であり、画質不良率が5%であり、いずれも従来のEL表示装置に比べて良好であった。また、EL表示装置の輝度は、電圧5Vの印加時において $470\text{ cd}/\text{m}^2$ であり、従来に比べて向上した。

【0177】(実施の形態11)次に、本発明の実施の形態11について説明する。実施の形態11における半導体薄膜の製造方法は、露光マスクとして、図25に示すように、光透過性を有する物質(例えば、石英)の板材の下側(基板に対向する側)に、複数の凹部242がアレイ状に配置された露光マスク241を使用する。各凹部242の内壁面は、円筒状に形成されており、マスク下面241aとの間に段差241bを形成している。更に、露光マスク241の一部に、光透過性を有しない金属などからなるキー形成用のパターン240が形成されている。

【0178】図26(a)に示すように、このように構成された露光マスク241を基板1の近くに配置し、実施の形態8と同様に、半導体薄膜を製造した。これにより、露光マスク241を透過したレーザー光7は、凹部242を形成する段差241bによって位相のずれを生じるため、図26(b)に示すように、基板上に照射される光量に分布を生じる。この光量分布は、凹部24

2の段差241b付近に対応する位置が最も光量が弱く、凹部242の径方向に沿って中心側及びその反対側に向けてそれぞれ光量が増加する。凹部242の大きさ及び段差241bの高さは、レーザ光の強度を 380 mJ/cm^2 とした場合に、 250 mJ/cm^2 から 380 mJ/cm^2 の傾斜的な分布となるように設計されている。これにより、低温部から高温部に向けて大粒径のシリコン結晶が形成される。本実施形態においては、露光マスク241を透過するレーザ光7に位相差分布を生じさせる方法として、露光マスク241の下面241aに凹部242を形成しているが、この代わりに凸部を形成して、この部分の肉厚が周辺部よりも厚くなるように構成しても、本実施形態のように位相のずれを生じさせることができる。

【0179】大粒径結晶14の粒径を、原子間力顕微鏡（AFM）および透過型電子顕微鏡（TEM）で測定をしたところ、長さ方向の粒径aが $10\text{ }\mu\text{m}$ であり、幅方向の粒径bが $10\text{ }\mu\text{m}$ であった（図6、図7参照）。また、粒内に大きな欠陥はなかった。このように、本実施形態では、実施の形態10と同様に、幅方向にも光量分布を生じるため、結晶形状が略円状となり、大粒径結晶14の面積が拡大した。

【0180】また、本実施形態では、露光マスク241に形成されたキー形成用のパターン240により、非晶質シリコンの領域が形成されるので、周囲に形成された多結晶シリコンの領域との差から、形成されたパターンをアライメントキー5として使用することができる（図26(a)参照）。

【0181】この半導体薄膜を用いて、実施の形態1と同様に、半導体装置、液晶表示装置及びEL表示装置を製造した。半導体装置を構成するTFTの製造においては、実施の形態1と同様に、アライメントキー5を用いて、大粒径結晶の位置にTFTを形成した。本実施形態においては、露光マスク241の凹部242の中心に対応する位置に、大粒径結晶14の中心が略一致するため、大粒径結晶14の形成位置がより明確且つ一定になり、アライメントキー5による大粒径シリコン結晶14とTFTとの位置合わせをより精度良く行うことができる。

【0182】こうして得られたTFTは、移動度が $410\text{ cm}^2/\text{V}\cdot\text{s}$ 、耐性検査後の移動度が初期値の97%以上であり、いずれも従来のTFTに比べて良好であった。また、液晶表示装置については、駆動回路の不良率が2%、画面輝度ムラ不良率が0.7%であり、いずれも従来の液晶表示装置に比べて良好であった。また、EL表示装置については、画面輝度ムラ不良率が0.6%であり、画質不良率が4%であり、いずれも従来のEL表示装置に比べて良好であった。また、EL表示装置の輝度は、電圧5Vの印加時において 520 cd/m^2 であり、従来に比べて向上した。

【0183】（実施の形態12）次に、本発明の実施の形態12について説明する。実施の形態12における半導体薄膜の製造方法は、図27に示すように、露光マスクとして、光を透過しない物質（例えばステンレス）からなる板に複数の開口部338を形成した露光マスク339を使用する。各開口部338は、一点を中心として周辺に向けて開口面積が段階的に増加するように放射状に配置されており、平面視略円状の光量分布形成領域350を形成している。即ち、光量分布形成領域350は、単位面積あたりの開口率が中心から周辺に向けて径方向に増加するように、各開口部338が配置されている。各開口部338の形状、間隔などは、レーザ光の強度を 380 mJ/cm^2 とした場合に、露光マスクを介して基板に照射される光量分布が 250 mJ/cm^2 から 380 mJ/cm^2 の傾斜的な分布となるように設計されている。露光マスク339には、このような光量分布形成領域350が、アレイ状（マトリックス状）に複数形成されている。

【0184】また、光量分布形成領域350以外の領域には、同面積の開口部340が等間隔で全体に配置されており、更に、キーパターン形成用の所定形状の開口337が形成されている。

【0185】このように構成された露光マスク339を基板に近くに配置し、実施の形態8と同様に、半導体薄膜を製造した。光量分布形成領域350の開口338を通過したレーザ光は、基板1上の光量分布形成領域350の中心に対応する位置から周辺に向けて径方向に増加する光量分布を生じ、傾斜的な温度勾配を生じる。この結果、低温部から高温部に向けて大粒径シリコン結晶14が形成される。大粒径結晶14の粒径を、原子間力顕微鏡（AFM）および透過型電子顕微鏡（TEM）で測定をしたところ、長さ方向の粒径aが $10\text{ }\mu\text{m}$ であり、幅方向の粒径bが $10\text{ }\mu\text{m}$ であった（図6、図7参照）。また、粒内に大きな欠陥はなかった。このように、本実施形態では、実施の形態10と同様に、幅方向にも光量分布を生じるため、結晶形状が略円状となり、大粒径結晶14の面積が拡大した。また、光量分布形成領域350以外の領域に形成された開口部340を介して照射された部分は、小粒径結晶15となった。

【0186】また、本実施形態では、露光マスク339に形成されたキー形成用の開口337により、この開口337に対応する位置に多結晶シリコン領域が形成され、その周囲は、露光マスク339によって照射が遮断されて非晶質シリコン領域が形成されることから、多結晶シリコン領域と非晶質シリコン領域との色の相違から、キー形成用の開口337に対応するパターンをアライメントキー5として使用することができる。

【0187】この半導体薄膜を用いて、実施の形態1と同様に、半導体装置、液晶表示装置及びEL表示装置を製造した。半導体装置を構成するTFTの製造において

は、実施の形態1と同様に、アライメントキー5を用いて、大粒径結晶14の位置にTFTを形成した。本実施形態においては、露光マスクの光量分布形成領域350の中心に対応する位置に、大粒径結晶14の中心が略一致するため、大粒径結晶14の形成位置がより明確且つ一定になり、アライメントキー5による大粒径結晶14とTFTとの位置合わせをより精度良く行うことができる。

【0188】こうして得られたTFTは、移動度が $410\text{ cm}^2/\text{V}\cdot\text{s}$ 、耐性検査後の移動度が初期値の97%以上であり、いずれも従来のTFTに比べて良好であった。また、液晶表示装置については、駆動回路の不良率が2%、画面輝度ムラ不良率が0.7%であり、いずれも従来の液晶表示装置に比べて良好であった。また、EL表示装置については、画面輝度ムラ不良率が0.6%であり、画質不良率が4%であり、いずれも従来のEL表示装置に比べて良好であった。また、EL表示装置の輝度は、電圧5Vの印加時において $520\text{ cd}/\text{m}^2$ であり、従来に比べて向上した。

【0189】(実施の形態13)次に、本発明の実施の形態13について説明する。実施の形態13における半導体薄膜の製造方法は、図28(a)に示すように、まず、基板1上にアライメントキー5を形成してから、基板1及びアライメントキー5上に窒化膜や酸化膜などの絶縁性下地膜2を形成し、この下地膜2上に非晶質シリコン膜3を形成する。このアライメントキー5は、非晶質シリコン膜3よりも熱伝導率が高い物質からなり、マスクを用いた蒸着、成膜後のエッチング、レジストパターン形成後に成膜してリフトオフする方法など、上述した各実施形態における形成方法により形成することができる。

【0190】次に、非晶質シリコン膜3に対して、上記実施の形態1における本照射工程と同様の条件でレーザー光を照射する。これにより、図28(b)に示すように、アライメントキー5が放熱層として機能し、アライメントキー5の近傍に大粒径結晶14が形成される。

【0191】この後は、実施の形態1におけるTFTの製造方法と同様にアライメントキー5を用いて、図28(c)に示すように、大粒径結晶14の位置にTFT40を形成することができる。このように、アライメントキー5を放熱層として兼用することができるので、半導体装置の製造工程の短縮化を図ることができる。

【0192】下地膜2は、図28(d)に示すように、上側下地膜2bと下側下地膜2cとの2層から構成し、上側下地膜2b及び下側下地膜2cの間にアライメントキー5が配置されるようにしても良い。この場合、上側下地膜2bの厚みを下側下地膜2cの厚みよりも薄くすることが好ましく、これによって熱伝導性を良好にすることができる。また、上側下地膜2bを多孔質層とし、下側下地膜2cをこの多孔質層よりも緻密な層としても

良い。

【0193】(実施の形態14)次に、本発明の実施の形態14について説明する。上述した各実施形態におけるTFTの構造は、一般に、コプレーナ(coplanar)構造又は正スタガ構造と呼ばれるものであるが、ボトムゲート構造又は逆スタガ構造と呼ばれるものも存在する。このような逆スタガ構造のTFTは、次のようにして製造することができる。

【0194】まず、基板1上にアライメントキー5を形成してから下地膜2を形成する。ついで、金属膜をスパッタリングし、アライメントキー5を用いてフォトリソグラフィを行い、ドライエッチングなどにより、所定位置にパターンニングされたゲート電極20を形成する(図29(a))。ついで、ゲート絶縁膜19をTEOS-CVD法などにより成膜してから、プラズマCVD法などにより、非晶質シリコン膜3を成膜し、熱処理などにより脱水素化を行う(図29(b))。

【0195】この後は、実施の形態1と同様に、予備照射工程により非晶質シリコン膜3を多結晶シリコン膜11とし、多結晶シリコン膜11よりも熱伝導率の高い材料からなる放熱層4を、アライメントキー5を用いてゲート電極20の近傍に形成する(図29(c))。そして、本照射工程により放熱層4の近傍に大粒径結晶を形成してから放熱層4の除去工程を行うことにより、半導体薄膜が完成する。放熱層4は、上述した各実施形態に示す他の方法によって形成することも可能であることは言うまでもない。この半導体薄膜を用いてTFTを製造する方法は、実施の形態1と同様に行うことができる。また、アライメントキー5は、基板1と下地膜2との間に形成する代わりに、ゲート電極形成用の金属膜を成膜してフォトリソ及びエッチング工程を行う際に、ゲート電極20と共に同時に形成することも可能である。

【0196】以上、本発明の実施の形態について具体的に説明したが、本発明が上記実施形態に限定されるものでないのは言うまでもなく、その要旨を逸脱しない範囲で種々の変更が可能である。

【0197】

【発明の効果】以上の説明から明らかなように、本発明によれば、大粒径の結晶を有する多結晶半導体薄膜を提供することができる。更に、高特性でかつ高信頼性を有する半導体装置を提供することができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1に係る半導体薄膜の製造方法において、非晶質シリコン膜が形成された基板を示す斜視図である。

【図2】 前記半導体薄膜の製造方法において使用するレーザーアニール装置の概略構成図である。

【図3】 前記半導体薄膜の製造方法において、レーザー光を照射した後の状態を示す断面図である。

【図4】 前記半導体薄膜の製造方法において、非晶質

シリコン膜に放熱層及びアライメントキーを形成した状態を示す断面図である。

【図5】 (a) 前記半導体薄膜の製造方法において、本照射工程における状態を示す断面図、及び、(b) 本照射工程による前記シリコン膜の温度分布を示す図である。

【図6】 前記半導体薄膜の製造方法において、前記放熱層の存在により前記シリコン膜に大粒径結晶が形成された状態を示す断面図である。

【図7】 前記大粒径結晶近傍の平面図である。

【図8】 前記半導体薄膜の製造方法において、前記放熱層の除去工程を説明するための断面図である。

【図9】 前記半導体薄膜の製造方法において、前記放熱層の形状を変えた場合の前記大粒径結晶の形状を示す平面図である。

【図10】 本発明の実施の形態1に係る半導体装置の製造方法において、半導体装置を構成するTFTの製造工程を説明するための断面図である。

【図11】 本発明の実施の形態1に係る半導体装置において、(a) 前記大粒径結晶とTFTとの位置関係を示す断面図、及び、(b) 平面図である。

【図12】 本発明の実施の形態1に係る半導体装置の一例である液晶表示装置を一部切り欠いて示す概略斜視図である。

【図13】 前記液晶表示装置の一部を示す概略平面図である。

【図14】 本発明の実施の形態1に係る半導体装置の一例であるEL表示装置のEL素子を示す断面図である。

【図15】 前記EL表示装置の一部を示す回路図である。

【図16】 本発明の実施の形態3に係る半導体薄膜の製造方法において、放熱層及びアライメントキーを形成する工程を説明するための断面図である。

【図17】 本発明の実施の形態3に係る半導体装置の製造方法において、半導体装置を構成するTFTのオフセット領域が形成された状態を示す断面図である。

【図18】 本発明の実施の形態7に係る半導体薄膜の製造方法において、第1の下地膜上に、多孔質層を有する第2の下地膜が形成された状態を示す断面図である。

【図19】 本発明の実施の形態8に係る半導体薄膜の製造方法において、露光マスクを用いて本照射工程を行っている状態を示す斜視図である。

【図20】 (a) 第19図に示す露光マスクを用いた本照射工程により、シリコン膜上に光量分布が生じている状態を模式的に示す断面図、及び、(b) 光量分布の概要を示す図である。

【図21】 本発明の実施の形態9に係る半導体薄膜の製造方法において使用する露光マスクの平面図である。

【図22】 (a) 第21図に示す露光マスクを用いた

本照射工程により、シリコン膜上に光量分布が生じている状態を模式的に示す断面図、及び、(b) 光量分布の概要を示す図である。

【図23】 本発明の実施の形態10に係る半導体薄膜の製造方法において、露光マスクを用いて本照射工程を行っている状態を示す斜視図である。

【図24】 (a) 第19図に示す露光マスクを用いた本照射工程により、シリコン膜上に光量分布が生じている状態を模式的に示す断面図、及び、(b) 光量分布の概要を示す図である。

【図25】 本発明の実施の形態11に係る半導体薄膜の製造方法において使用する露光マスクの(a) 側面図、及び、(b) 斜視図である。

【図26】 (a) 第25図に示す露光マスクを用いた本照射工程により、シリコン膜上に光量分布が生じている状態を模式的に示す断面図、及び、(b) 光量分布の概要を示す図である。

【図27】 本発明の実施の形態12に係る半導体薄膜の製造方法において使用する露光マスクの平面図である。

【図28】 本発明の実施の形態13に係る半導体装置の製造方法において、半導体装置を構成するTFTの製造工程を説明するための断面図である。

【図29】 本発明の実施の形態14に係る半導体装置の製造方法において、半導体装置を構成するTFTの製造工程を説明するための断面図である。

【図30】 本発明の半導体装置におけるLDD領域又はオフセット領域と結晶との位置関係の例を示す図である。

【図31】 シリコン結晶粒径とTFT信頼性との相関関係を示す図である。

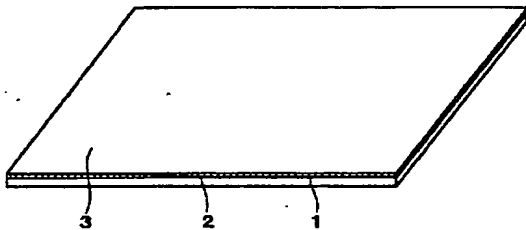
【符号の説明】

- 1 基板
- 2 下地膜
- 2b 上側下地膜
- 2c 下側下地膜
- 3 非晶質シリコン膜
- 4 放熱層
- 5 アライメントキー
- 7 レーザ光
- 11 多結晶シリコン膜
- 14 大粒径結晶
- 15 小粒径結晶
- 16 保護膜
- 17 ドレイン領域
- 18a, 18b LDD領域
- 18c, 18d オフセット領域
- 19 ゲート絶縁膜
- 20 ゲート電極
- 21 層間絶縁膜

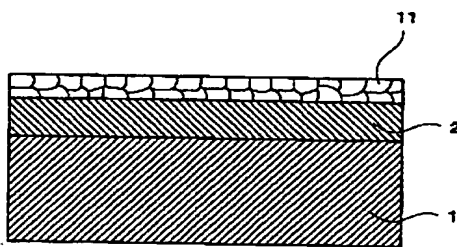
22 チャンネル領域
23a ソース電極
23b ドレイン電極
24 ソース領域

40 TFT
50 液晶表示装置
60 EL素子
105, 139, 205, 241, 339 露光マスク

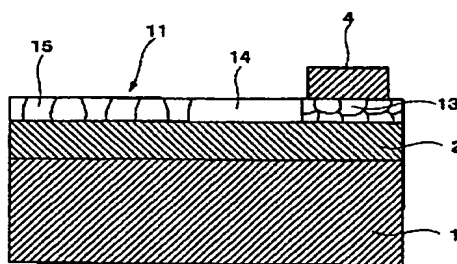
【図1】



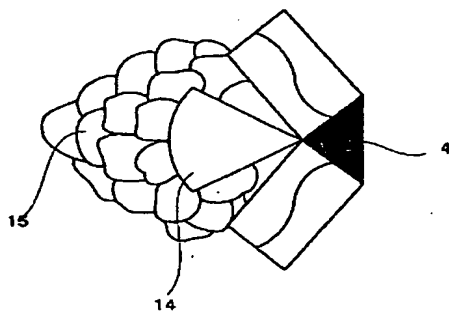
【図3】



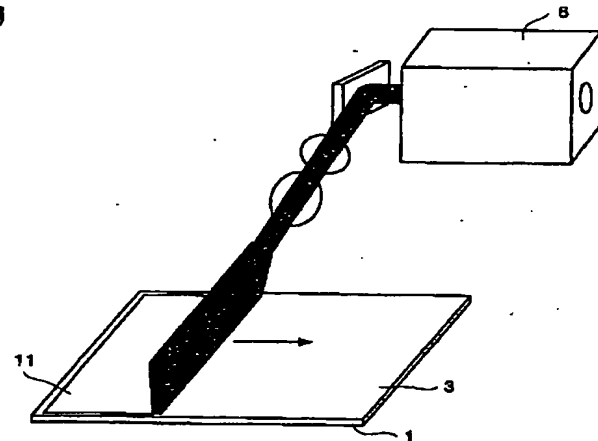
【図6】



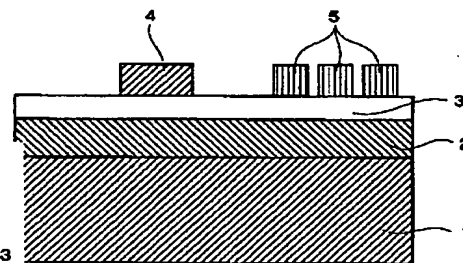
【図9】



【図2】

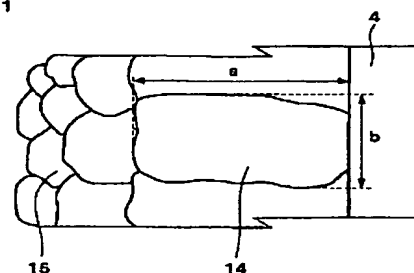


【図4】

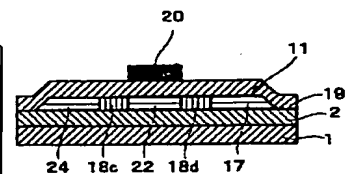


【図7】

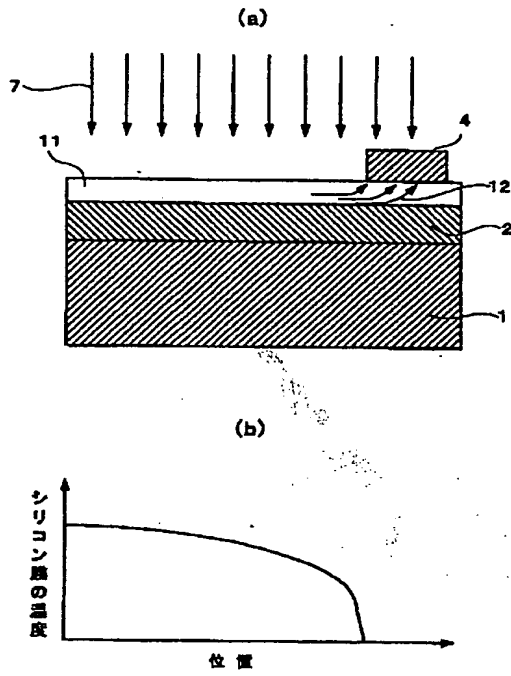
【図17】



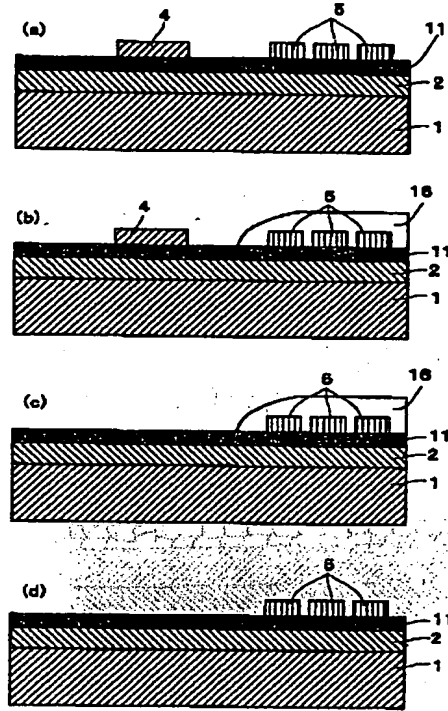
【図18】



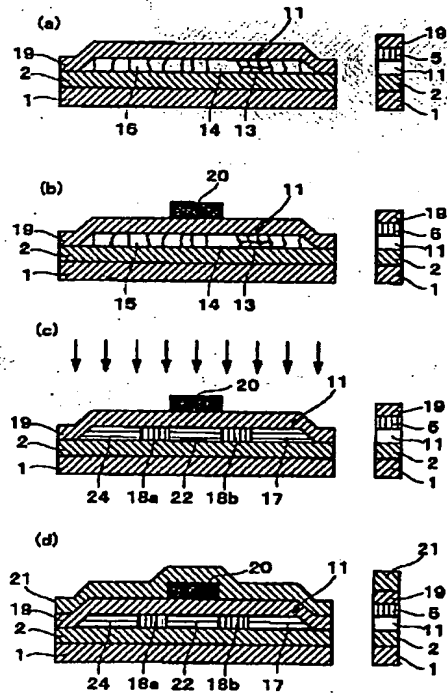
【図5】



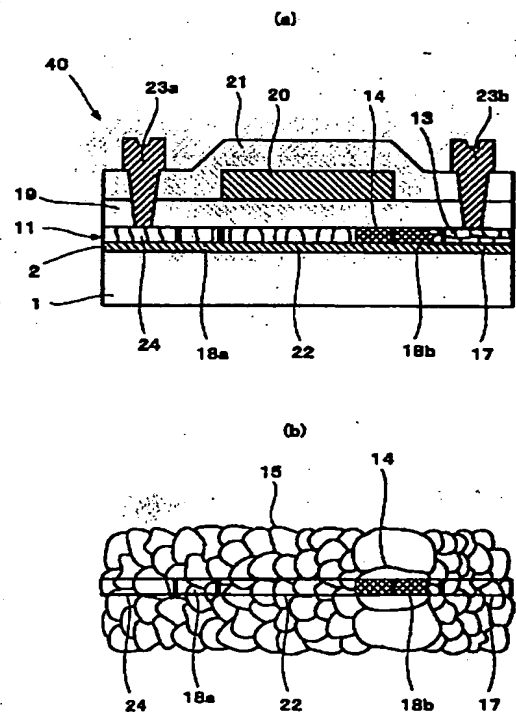
【図8】



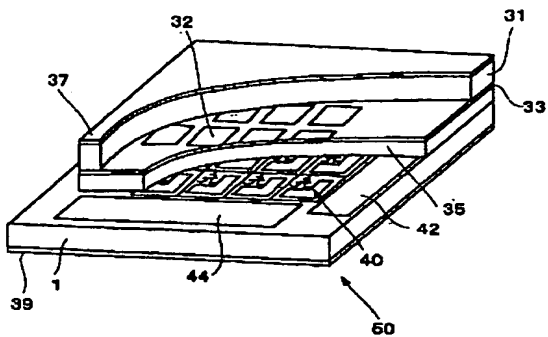
【図10】



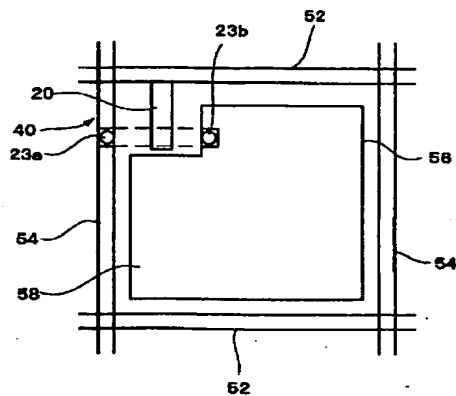
【図11】



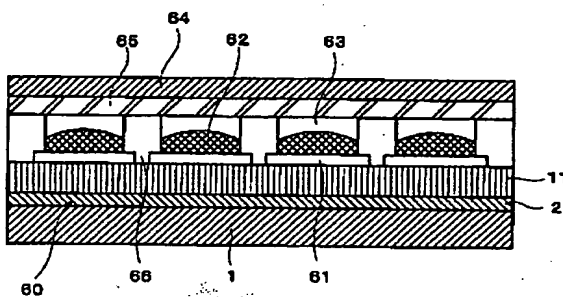
【図12】



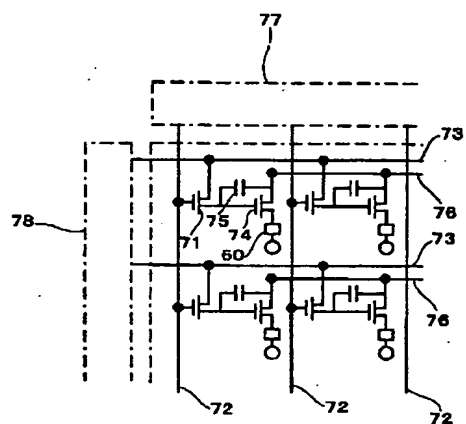
【图13】



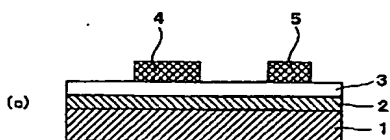
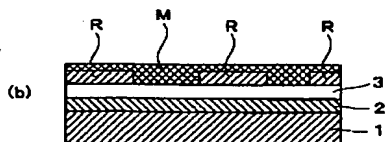
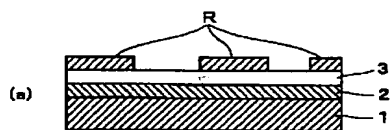
【图 14】



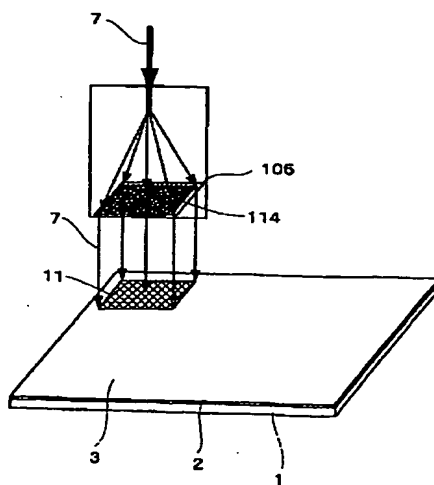
【图 15】



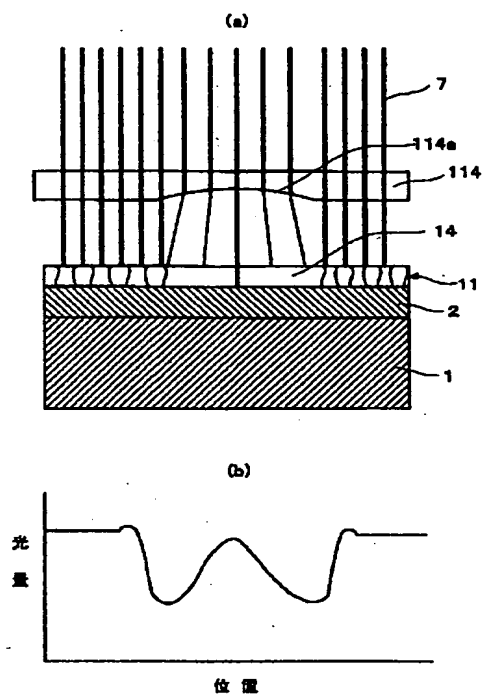
【图 16】



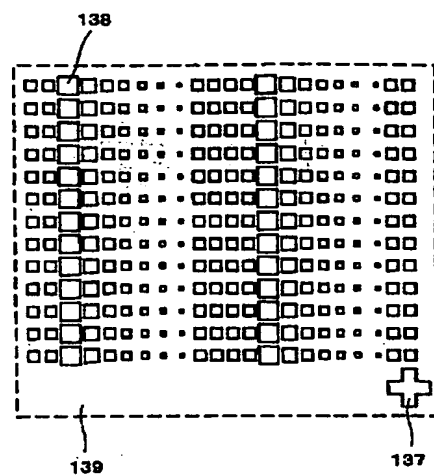
【図19】



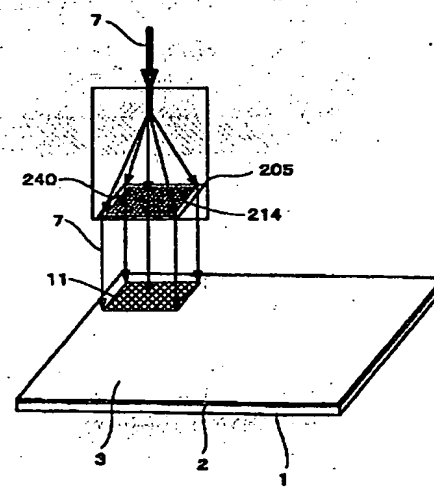
【图20】



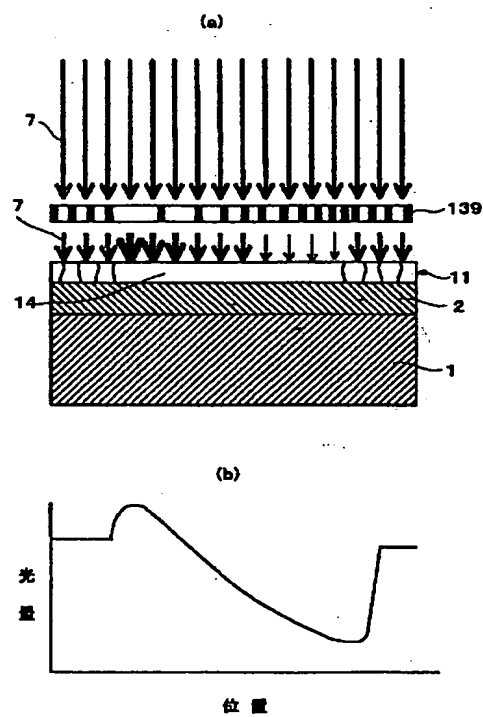
【图21】



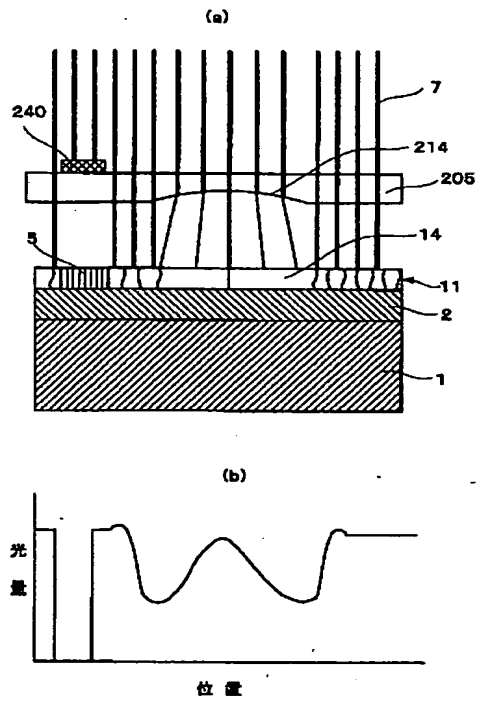
【图23】



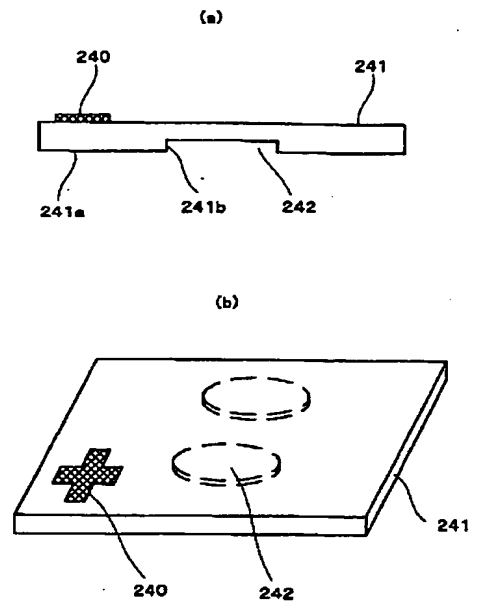
【图22】



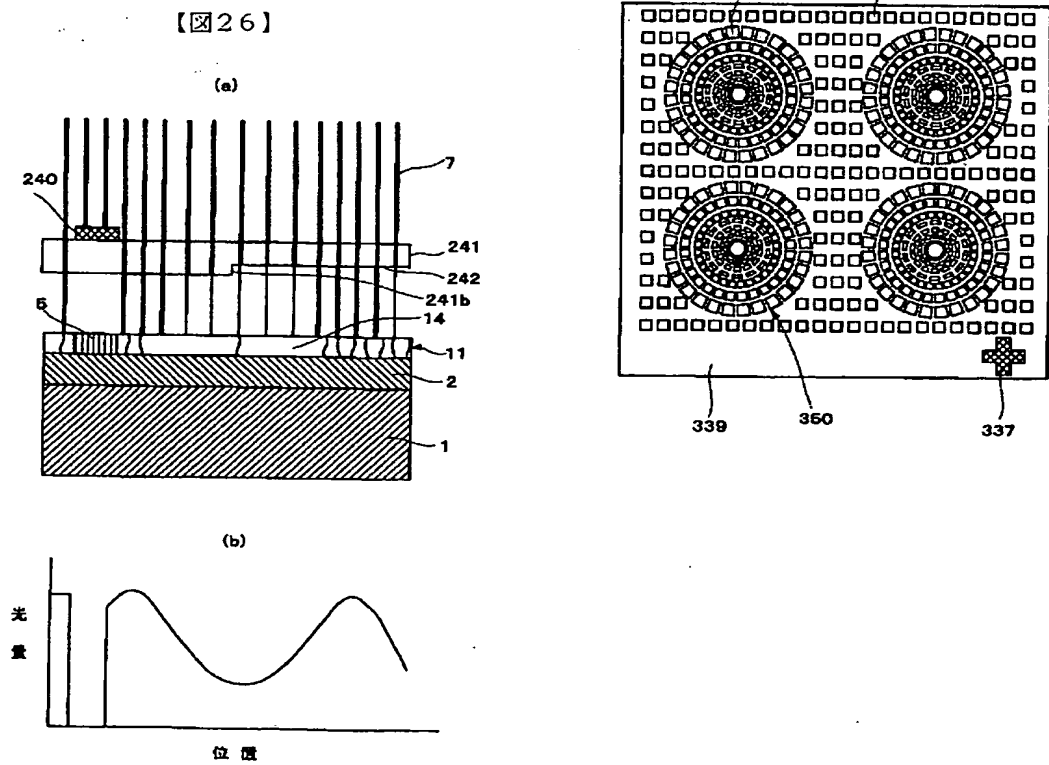
【図24】



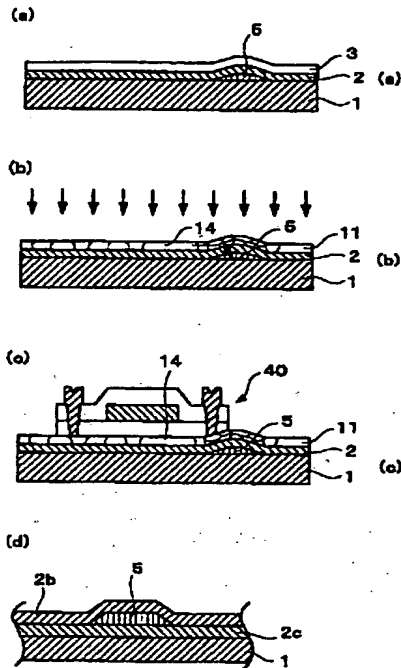
【図25】



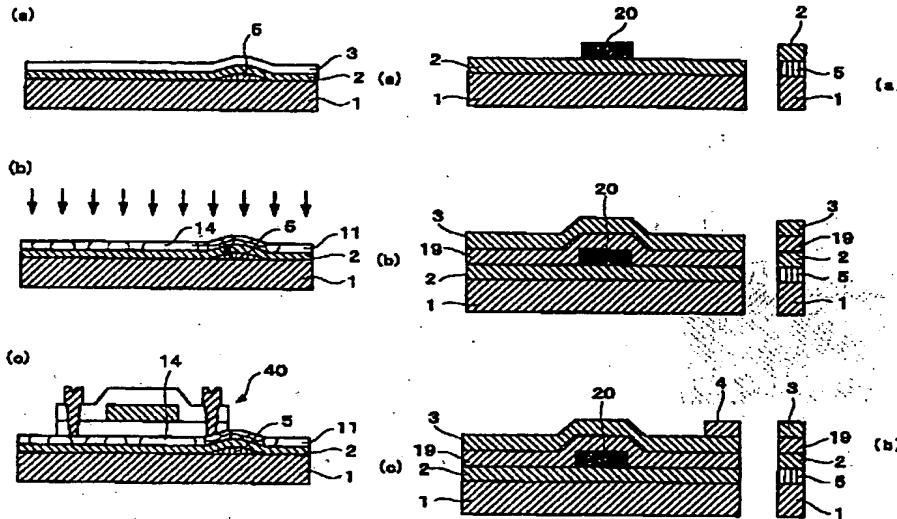
【図27】



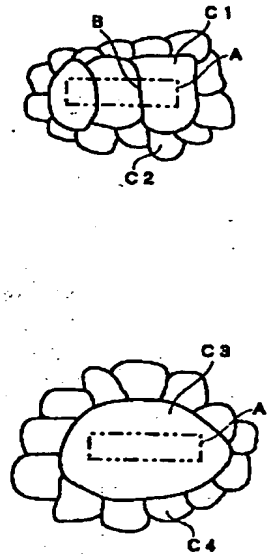
【図28】



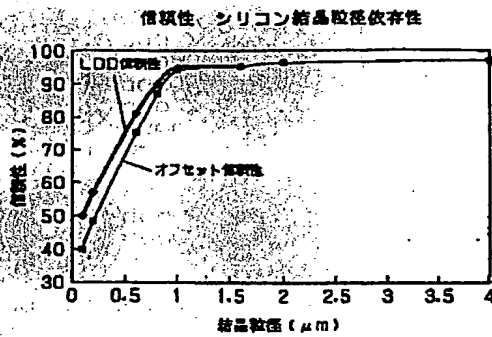
【図29】



【図30】



【図31】



結晶位置の制御	結晶粒径 (μm)	LDD 信頼性 (%)	オフセット 信頼性 (%)
なし	0.1	50	40
なし	0.2	57	48
あり	0.6	81	75
あり	0.8	90	87
あり	1	95	94
あり	1.6	95	95
あり	2	96	96
あり	4	97	97

フロントページの続き

(51) Int. Cl.⁷

識別記号

F I

キーワード (参考)

H 0 1 L 21/20
29/786
H 0 5 B 33/10
33/14

H 0 5 B 33/10
33/14
H 0 1 L 29/78

A
6 2 7 G
6 1 6 S
6 1 6 A
6 1 7 A

(72) 発明者 武富 義尚

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

F ターム (参考) 2H092 JA29 JA30 JA42 JB13 KA04

KA24 MA05 MA07 MA13 MA17
MA27 MA35 MA37 NA24 NA25
3K007 AB05 AB11 EB00 FA01 FA03
5C094 AA21 AA31 BA03 BA29 BA43
CA19 DA14 DA15 DB04 EA04
EA07 EB02 FB12 FB14 FB15
5F052 AA02 AA11 AA17 AA24 BA12
BA20 BB01 BB07 CA04 DA01
DA02 DA03 DA05 DA10 DB02
DB03 DB07 EA02 EA11 EA12
FA04 FA19 JA01
5F110 AA01 AA07 AA13 BB02 BB04
CC02 CC07 DD01 DD02 DD12
DD13 DD14 DD17 EE03 EE06
EE44 FF02 FF23 FF25 FF29
FF30 FF31 FF32 GG01 GG02
GG03 GG13 GG16 GG25 GG43
GG45 GG47 HJ01 HJ12 HJ18
HJ23 HL03 HL04 HL06 HL07
HL08 HL23 HM07 HM14 HM15
NN02 NN03 NN22 NN23 NN24
NN35 NN37 NN72 NN77 PP03
PP04 PP06 PP35 PP40 QQ01
QQ25